

CCF CFTC2019

第十八届全国容错计算学术会议 The 18th China Fault Tolerant Computing Conference

容错护航硬科技

2019年8月14-17日 中国 · 北京

会议手册

主办单位：中国计算机学会

承办单位：中国计算机学会容错计算专业委员会

清华大学

北京启迪清云智慧能源有限公司

金牌赞助



银牌赞助





目录

大会组织机构	1
会议程序概览	3
会议地点与会场分布	5
大会 Keynotes.....	7
论文报告 Session.....	13
集成电路测试高峰论坛 Summit.....	21
Forum 1: 第四届全国硬件安全论坛	25
Forum 2: 第三届安全关键软件测试技术论坛.....	28
Forum 3: 第二届存储容错与存储计算论坛	35
Forum 4: 海量计算和存储可靠性论坛.....	38
Forum 5: 开源 EDA 和开源 IP 路线论坛.....	41
Forum 6: AI 与 EDA 论坛	45
Forum 7: AI 加速论坛	48
金牌赞助	51





大会组织机构

大会主席

杨士元（清华大学）
李晓维（中科院计算所）

程序委员会主席

王 红（清华大学）
赵瑞莲（北京化工大学）
叶 靖（中科院计算所）

论坛主席

江建慧（同济大学）
蒋 力（上海交通大学）
石 亮（华东师范大学）

组织委员会主席

牛道恒（北京启迪清云智慧能源有限公司）
王彦兵（北京启迪清云智慧能源有限公司）

宣传委员会主席

惠战伟（陆军工程大学）
刘伟强（南京航空航天大学）

网站主席

邱柯妮（首都师范大学）

程序委员（排名不分先后）

蔡志匡	南京邮电大学南通研究院	黄正峰	合肥工业大学	邱柯妮	首都师范大学
曹 元	河海大学	惠战伟	陆军工程大学	沈海华	中国科学院大学
陈建利	福州大学	蒋 力	上海交通大学	宋 佳	北京航空航天大学
陈乃金	安徽工程大学	金大海	北京邮电大学	汪 玉	清华大学
陈晓明	中科院计算所	靳 松	华北电力大学	王雪岩	北京航空航天大学
陈 媛	中科院长春光学精密机械与物理研究所	康 旺	北京航空航天大学	王雅文	北京邮电大学
		赖李洋	汕头大学	王子元	南京邮电大学
陈卓俊	湖南大学	李 冰	杜克大学	伍民顺	西安交通大学
崔爱娇	哈尔滨工业大学	李 佳	中科院微电子所	薛明富	南京航空航天大学
崔小乐	北京大学深研院	刘 靖	内蒙古大学	鄢贵海	中科院计算所
崔晓通	重庆邮电大学	刘 鹏	浙江大学	姚二林	中科院计算所
单伟伟	东南大学	刘伟强	南京航空航天大学	詹文法	安庆师范学院
董 剑	哈尔滨工业大学	楼俊钢	湖州师范学院	张吉良	湖南大学
冯建华	北京大学	罗国杰	北京大学	张立明	吉林大学
冯志华	中国航天科工二院七〇六所	聂长海	南京大学	张 颖	同济大学
胡 伟	西北工业大学	潘 娅	西南科技大学	张 展	哈尔滨工业大学
胡 杏	加州大学圣巴巴拉分校	裴颂伟	北京邮电大学	赵梦莹	山东大学
黄俊英	中科院计算所	裴颂文	上海理工大学	周书明	福建师范大学



会议程序概览

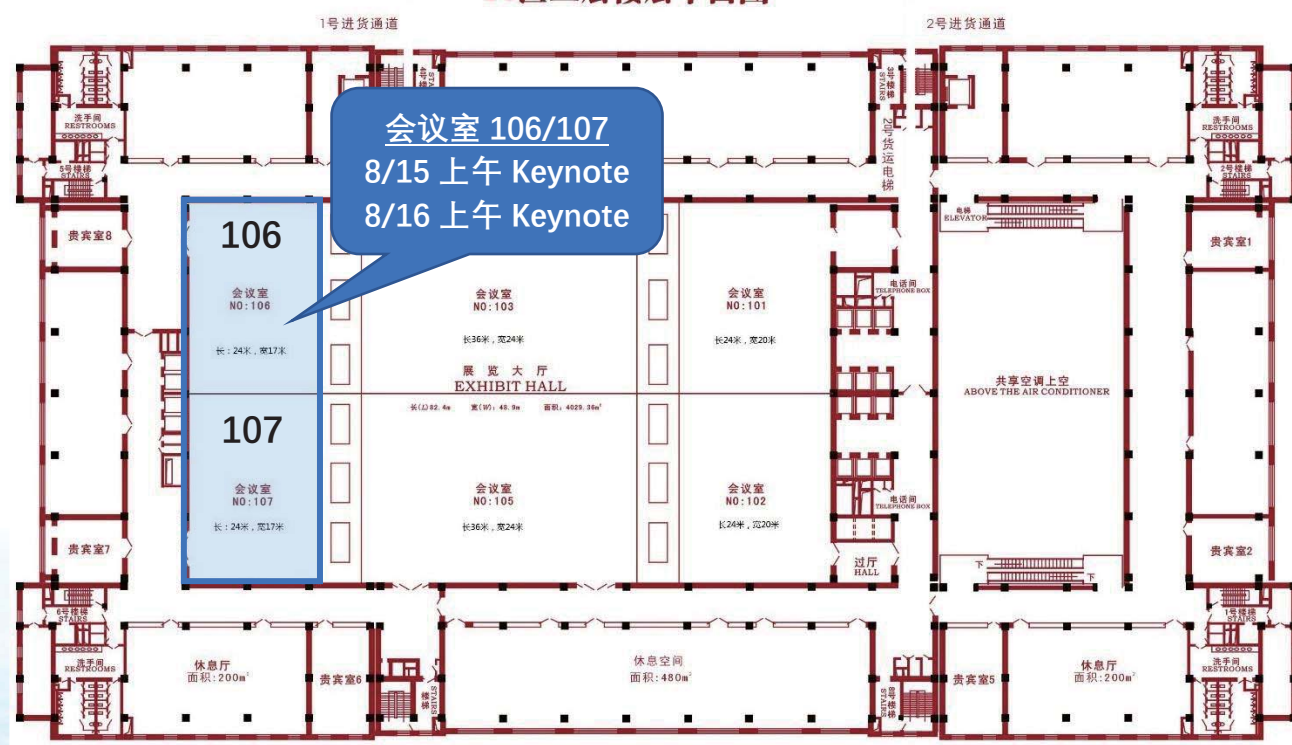
8.14 周三	13:00-17:30	注册、签到							
	17:30-19:00	晚餐(自助)							
8.15 周四	地点	三层 106/107 会议室							
	08:30-09:00	开幕式							
	09:00-09:45	Keynote 1 杨孟飞 院士 中国空间技术研究院 研究员 "航天嵌入式软件可信性保障研究现状与进展"							
	09:45-10:00	合照							
	10:00-10:20	茶歇							
	10:20-11:00	Keynote 2 黄錫瑜 新竹清华大学 教授 "How to Make an IC Healthy for a Long Time?"							
	11:00-11:40	Keynote 3 何宗易 新竹清华大学 教授 "Digital Microfluidic Biochips: Design Automation, Test, and Security Assessment"							
	11:40-12:00	企业 Keynote 北京启迪清云智慧能源有限公司							
	12:00-13:30	午餐(自助)							
	地点	二层 96 会议室	二层 95 会议室	二层 91 会议室	二层 88 会议室	二层 89 会议室	二层 87 会议室		
	13:30-14:42	Session 1 可靠性设计 与容错系统	Session 5 软件测试	Session 9 (14:00 开始) 人工智能	Summit (14:00 开始) 集成电路测试 高峰论坛 (与中国计量测试 学会集成电路测试 专委会合办)	Forum 1 第四届全国 硬件安全论坛	Forum 2 第三届安全关键 软件测试技术 论坛 I		
	14:42-15:36	Session 2 软件测试与优化	Session 6 测试与诊断 I						
	15:36-16:00	茶歇							
16:00-16:54	Session 3 硬件安全 I	Session 7 算法优化	Session 10 容错计算 I	Summit (continue)	Forum 1 (continue)	Forum 2 (continue)			
16:54-17:48	Session 4 集成电路测试 与设计	Session 8 大数据与云计算	Session 11 物联网,边缘 计算,云						
18:00-19:30	晚餐(自助)								
8.16 周五	地点	三层 106/107 会议室							
	09:00-09:40	Keynote 4 金海 华中科技大学 教授 "高效能图计算机设计的挑战与实践"							
	09:40-10:20	Keynote 5 吕荣聪 香港中文大学 教授 计算机科学与工程系 系主任 "软件工程智能化与智能软件工程化"							
	10:20-10:40	茶歇							
	10:40-11:00	企业 Keynote 陈义全 阿里云智能 系统架构师 "云计算基础设施的可靠计算"							
	11:00-11:30	Keynote 6 汪玉 清华大学 电子工程系 长聘教授 "Fault Tolerant Neural Network Design for Hardware"							
	11:30-12:00	Keynote 7 罗国杰 北京大学 信息科学技术学院 长聘副教授 "OpenBELT: 开源 EDA 端到端框架的设想"							
	12:05-13:40	午餐(自助)							
	地点	二层 93 会议室	二层 91 会议室	二层 87 会议室	二层 89 会议室	二层 95 会议室	二层 96 会议室		
	13:30-15:30	Session 12 测试与诊断 II	Session 14 硬件安全 II	Forum 2 第三届安全关键 软件测试技术 论坛 II	Forum 3 第二届存储容错 与存储计算论坛	Forum 4 海量计算和 存储可靠性论坛	Forum 5 开源 EDA 与 开源 IP 路线论坛 I		
	15:30-16:00	茶歇							
	16:00-17:30	Session 13 测试,容错, 可信技术应用	Session 15 容错计算 II	Forum 2 (continue)	Forum 3 (continue)	Forum 4 (continue)	Forum 5 (continue)		
	18:00-19:30	晚宴							
8.17 周六	地点	二层 89 会议室		二层 96 会议室		二层 95 会议室		二层 91 会议室	
	09:00-10:00	Session 16 软件测试		Forum 5 开源 EDA 与开源 IP 路线论坛 II		Forum 6 AI 与 EDA 论坛		Forum 7 AI 加速论坛	
	10:20-10:50	茶歇							
	10:30-12:15	Session 16 (continue)		Forum 5 (continue)		Forum 6 (continue)		Forum 7 (continue)	
	12:15-13:30	午餐(自助)							



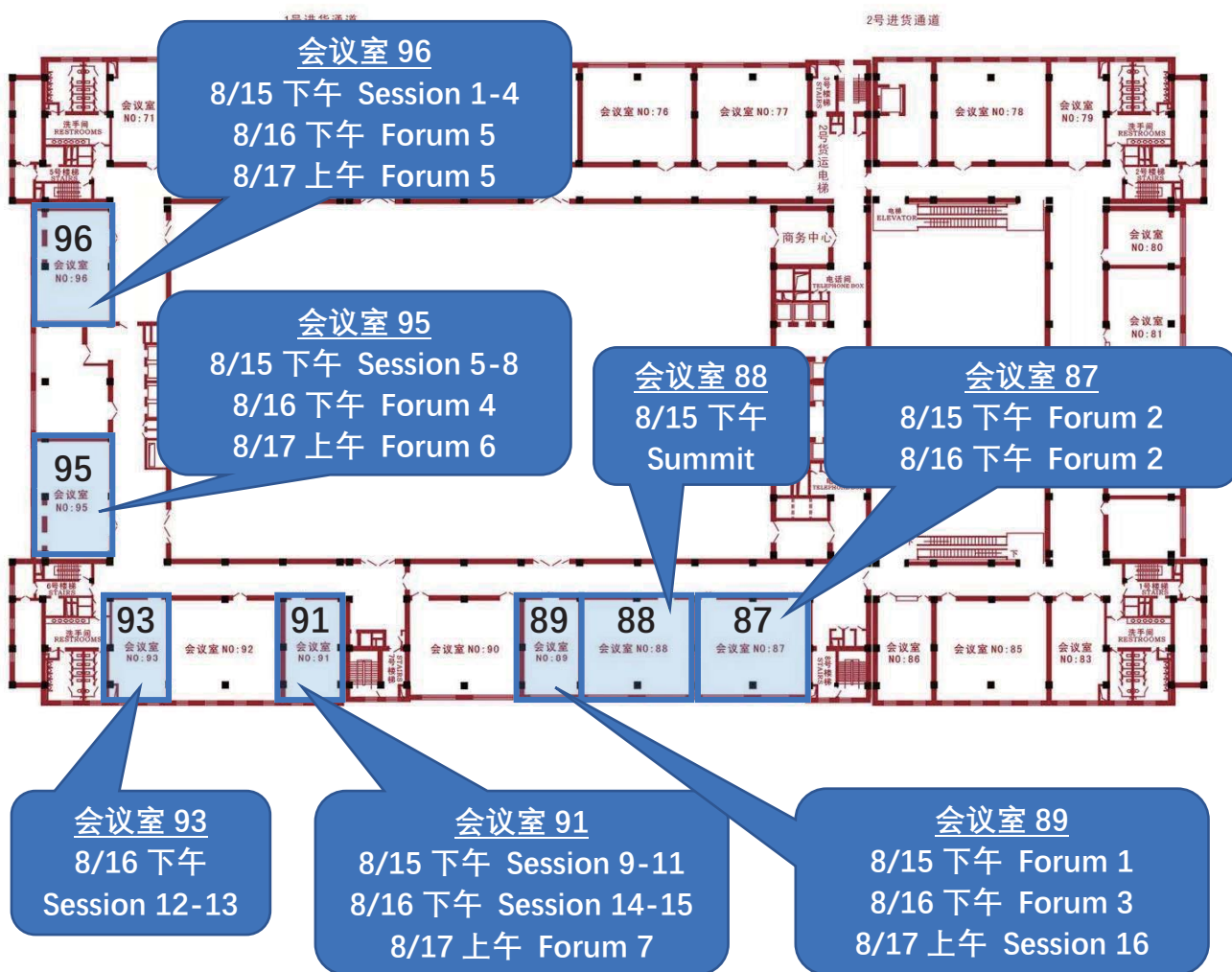
会议地点与会场分布



16区三层楼层平面图



16区二层楼层平面图



大会 Keynotes

KEYNOTE 1

航天嵌入式软件可信性保障研究现状与进展

杨孟飞 院士 中国空间技术研究院 研究员



摘要：随着我国航天事业的快速发展，软件在航天器中的作用和地位越来越突出，软件已成为航天器最重要的组成部分之一，其可信性直接影响任务的成败，因此确保软件可信已成为航天任务的重大需求。本报告主要对我们十几年来在航天嵌入式软件可信性保障方面的研究工作进行介绍。包括从大量已发生问题中凝练出的航天嵌入式软件十大可信问题，面向可信要素的航天嵌入式软件可信性保障体系，针对动态时序、控制行为、程序实现等嵌入式软件关键可信问题的保障方法，可信保障工具研制及其应用等方面；最后对未来的发展趋势进行了展望。

简介：杨孟飞，博士，中国空间技术研究院研究员，博士生导师，中国科学院院士，国际宇航科学院院士。主要从事空间飞行器系统总体、控制系统、控制计算机和可信软件的研究和开发工作。现任探月工程三期探测器系统总设计师。

KEYNOTE 2

How to Make an IC Healthy for a Long Time?

黄锡瑜 新竹清华大学 教授



摘要：Internet of Things (IoT) devices have found their ways into various applications in smart homes, offices, automobiles, factories, and cities. These new types of devices not only demand new design and manufacturing methodologies, but also bring numerous challenges from the general testing point of view - such as zero-defect quality, high reliability, and long lifetime, etc. To satisfy all these objectives, not only the offline test methods are needed, but also the online monitoring schemes, so that the health condition of an IoT device can be monitored continually throughout its lifetime. By doing so, a run-time failure threat can be detected, diagnosed, and then averted just-in-time through reconfiguration or replacement procedures to minimize the chance of sudden collapse. In this talk, we will discuss the circuit techniques and monitoring methodologies that enable the health conditions monitoring of some home-made test chips. We will demonstrate how the working temperature, worst-

case supply voltage glitch, and aging condition of an IoT device in the field can be monitored from the cloud, by riding the free wireless communication function provided by the device itself.

简介: Prof. Shi-Yu Huang received his B.S. and M.S. degrees in Electrical Engineering from Taiwan University in 1988 and 1992, respectively, and his Ph.D. degree in Electrical and Computer Engineering from University of California, Santa Barbara, in 1997. He joined the faculty of the Electrical Engineering Department, Tsing Hua University, Taiwan, in 1999. He has published more than 150 refereed technical papers, and ever co-founded a company in 2007-2012, TinnoTek Inc., specializing a cell-based PLL compiler and system-level power estimation tools. He received the Best-Presentation or Best-Paper Awards five times from IEEE technical meetings (VLSI-DAT'06, VLSI-DAT'13, ATS'14, WRTL'17, ISOCC'18, respectively), and his current research interests are mainly the cell-based timing circuit designs and their applications to VLSI Testing and Online Monitoring.

KEYNOTE 3

Digital Microfluidic Biochips: Design Automation, Test, and Security Assessment

何宗易 新竹清华大学 教授



摘要: This talk offers attendees an opportunity to bridge the semiconductor ICs/system industry with the biomedical and pharmaceutical industries. The presenter will first describe emerging applications in biology and biochemistry that can benefit from advances in electronic “biochips”. Next, technology platforms for accomplishing “biochemistry on a chip” and droplet-based digital microfluidics will be introduced. Then, the presenter will describe system-level synthesis includes operation scheduling and resource binding algorithms, and physical-level synthesis includes placement and routing optimizations. In this way, the audience will see how a “biochip compiler” can translate protocol descriptions provided by an end user (e.g., a chemist or a nurse at a doctor's clinic) to a set of optimized and executable fluidic instructions that will run on the underlying microfluidic platform. Testing techniques will be described to detect faults after manufacture and during field operation. A classification of defects will be presented based on data for fabricated chips. Appropriately fault models will be developed and presented to the audience. Design for testability and fault diagnosis techniques will be presented. Security vulnerabilities by identifying potential attacks will be described. The feasibility and stealthiness of possible attacks will be evaluated. Practical and fully integrated cyberphysical error-recovery system that implemented by FPGA will be demonstrated. Errors in droplet operations will be detected using capacitive sensors, the test outcome is interpreted by control hardware, and corresponding error-recovery plans are triggered in real-time for adaptive microfluidic biochips.

简介: Tsung-Yi Ho received his Ph.D. in Electrical Engineering from Taiwan University in 2005. He is a Professor with the Department of Computer Science of Tsing Hua University, Hsinchu, Taiwan. His research interests include design automation and test for microfluidic biochips and neuromorphic computing systems. He has been the recipient of the Invitational Fellowship of the Japan Society for the Promotion of Science (JSPS), the Humboldt Research Fellowship by the Alexander von Humboldt Foundation, the Hans Fischer Fellowship by the Institute of Advanced Study of the Technische Universität München, and the International Visiting Research Scholarship by the Peter Wall Institute of Advanced Study of the University of British Columbia. He was a recipient of the Best Paper



Awards at the VLSI Test Symposium (VTS) in 2013 and IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems in 2015. He served as a Distinguished Visitor of the IEEE Computer Society for 2013-2015, a Distinguished Lecturer of the IEEE Circuits and Systems Society for 2016-2017, the Chair of the IEEE Computer Society Tainan Chapter for 2013-2015, and the Chair of the ACM SIGDA Taiwan Chapter for 2014-2015. Currently, he serves as the principal investigator of the AI Research Program of Ministry of Science and Technology in Taiwan, an ACM Distinguished Speaker, and Associate Editor of the ACM Journal on Emerging Technologies in Computing Systems, ACM Transactions on Design Automation of Electronic Systems, ACM Transactions on Embedded Computing Systems, IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, and IEEE Transactions on Very Large Scale Integration Systems, Guest Editor of IEEE Design & Test of Computers, and the Technical Program Committees of major conferences, including DAC, ICCAD, DATE, ASP-DAC, ISPD, ICCD, etc.

KEYNOTE 4

高效能图计算机设计的挑战与实践

金海 华中科技大学 教授



摘要：图计算是大数据时代最具挑战的研究工作。除了大量图算法相关的研究工作外，目前从体系结构角度研究高效图计算的研究在业界逐渐得到关注。报告从现有计算机体系结构处理图计算时面临的挑战出发，讨论图计算固有的运行特征和计算需求，提出解决高效图计算所必须的研究方向和工作。最后介绍我们团队在高效图计算加速器方面的研究进展。

简介：金海，博士，华中科技大学教授、博士生导师，长江学者特聘教授，国家杰出青年基金获得者，国家“万人计划”科技创新领军人才。中国计算机学会会士，IEEE Fellow，华中科技大学“大数据技术与系统国家地方联合工程研究中心”主任、“服务计算技术与系统教育部重点实验室”主任。国务院特殊津贴专家，国务院学位委员会第六、七届学科评议组成员，第六、七届教育部科学技术委员会信息学部委员、副主任委员。973 计划“计算系统虚拟化基础理论与方法研究”“云计算安全的基础理论和方法研究”首席科学家、教育部重大专项“中国教育科研网格 ChinaGrid”计划的专家组组长、“十三五”“云计算与大数据”国家重点研发计划专家组副组长。中国计算机学会常务理事、湖北省计算机学会理事长。教育部“长江学者和创新团队发展计划”创新团队学术带头人。获国家科技进步二等奖 2 项、国家发明二等奖 1 项、国家自然科学基金四等奖 1 项、教育部科技进步/技术发明一等奖 3 项、湖北省科技进步/技术发明一等奖 2 项。主要研究领域为计算机体系结构、并行与分布式处理等。



KEYNOTE 5

软件工程智能化与智能软件工程化

吕荣聪 香港中文大学 计算机科学与工程系 教授 系主任



摘要：软件工程和人工智能自诞生以来，就有着迥然不同的发展路径。时至今日，随着人工智能技术和软件工程在各个领域的飞速发展，它们在各方面取得了广泛的交集，应运而生的智能化软件工程正在成为一个新兴的研究方向。在本场讲座中，我将会将人工智能和软件可靠性工程进行有机结合，针对需求分析自动化，代码分析自动化，测试自动化，以及故障诊断自动化，进行一系列的探讨。一方面，数据驱动的机器学习算法，可以赋予软件可靠性研究以全新的范式，从而带来智能化的软件可靠性工程。另一方面，软件可靠性的技术对于各种智能软件应用而言也是至关重要。就前者而言，我们探索，设计，应用各种人工智能方法和机器学习技术在三种软件数据上：代码，用户评论和日志。就后者而言，我会展示如何将传统的软件可靠性技术，特别是测试自动化的概念，应用到人工智能软件上。此次讲座中，我将会详细解释各种数据方向上的研究难点，以及介绍我们利用这些数据对于软工自动化的最新进展。

简介：吕荣聪是香港中文大学计算机科学与工程系的教授兼系主任。他曾就职于喷气推进实验室，爱荷华大学和贝尔实验室。他的研究方向包括软件可靠性工程，分布式系统，容错计算，多媒体信息检索，人工智能和机器学习。迄今为止，他已经发表超过 500 篇期刊和会议论文，总引用量达到 31500，h-index 为 85。他曾担任 IEEE Transactions on Reliability, IEEE Transactions on Knowledge and Data Engineering (TKDE), Journal of Information Science and Engineering, IEEE Transactions on Services Computing 的副主编。他目前也是 ACM Transactions on Software Engineering and Methodology (TOSEM), IEEE Access, 和 Software Testing, Verification and Reliability Journal (STVR) 的编委会成员。他被选为 IEEE Fellow (2004), AAAS Fellow (2007), Croucher Senior Research Fellow (2008), IEEE Reliability Society Engineer of the Year (2010), ACM Fellow (2015)，以及中国计算机协会海外杰出贡献奖 (2018)。



KEYNOTE 6

Fault Tolerant Neural Network Design for Hardware

汪玉 清华大学 电子工程系 长聘教授



摘要：可靠性和安全性是神经网络在硬件部署中的重要课题。一方面，潜力巨大的存算一体新器件往往带有极高的计算误差，而传统器件在卫星等特殊应用中受到辐照影响也会产生硬件故障，此类不可靠硬件会使神经网络性能极具退化。另一方面，针对硬件的注入攻击和反向工程等，对于神经网络的安全应用和知识产权保护也构成了显著威胁。本报告将围绕考虑硬件的神经网络可靠和安全设计方面做一个初步的探索。首先，针对神经网络可靠性设计，我们将介绍自动化容错网络结构搜索+注错训练的神经网络容错设计框架，该框架可支持随机型硬件故障（一般由辐照引发）和锁定型计算误差（一般为新工艺缺陷）的建模，并得到具备对应容错能力的神经网络结构和网络参数。其次，在硬件架构设计方面，我们提出了独立冗余列及可重构冗余结构，可容忍不同类型的错误分布并降低冗余硬件开销；以及在线硬件检错和纠错结构，对硬件故障进行定位，以防止故障累积。其次，针对神经网络安全性设计，我们将介绍一种基于稀疏快速梯度的加密方式和运行时加密调度的策略。利用神经网络模型对对抗噪声的敏感性，通过快速梯度来获取模型密钥，在特定位置上对极少量的权重进行加密实现安全性设计。其次，通过运行时的加密调度，可保证任何时刻仅有一层的权重处于明文状态，使得攻击者在任何时刻都无法获取到完整的权重参数。

简介：汪玉，清华大学电子工程系长聘教授，从事高能效电路与系统研究。发表高水平论文 200 余篇，包括 IEEE/ACM 杂志文章近 50 篇，谷歌学术引用 4400 余次。担任 ACM SIGDA E-news 主编，Microelectronics Journal Special Issue Editor，IEEE TCAD、IEEE TCSVT、JCSC 编委，CCF 体系结构、计算机工程工艺、容错专委会委员，DAC 等国际会议技术委员会委员，ACM 杰出演讲者。2016 年获得 NSFC 优秀青年基金，2017 年荣获 CCF 科学技术奖技术发明一等奖，2018 年荣获 DAC Under 40 Innovator Award，2019 年 CCF 青竹奖。曾获得 ASP-DAC 19、FPGA 17、NVMSA 17、ISVLSI 12 最佳论文奖，以及 10 次国际会议最佳论文奖提名。汪玉教授团队提出针对深度学习算法的软硬件协同优化的设计理念，所开发的深度学习 FPGA 加速器以及相应的定点压缩编译流程在 2016 年知识产权转化入股北京深鉴科技有限公司，打造世界先进的深度学习芯片与平台，2018 年被顶级可重构器件解决方案提供商赛灵思收购。



KEYNOTE 7

OpenBELT: 开源 EDA 端到端框架的设想

罗国杰 北京大学信息科学技术学院 长聘副教授



摘要：电子设计自动化（EDA）数字设计流程，通过若干步骤完成自系统级硬件描述至版图数据的自动设计。开源开放的完整 EDA 数字流程，不仅有利于 EDA 专家快速评估先进算法对全流程结果的影响，也降低芯片设计专家和半导体工艺专家开发定制 EDA 流程的门槛、快速探索新兴设计方法和新兴工艺。然而，当前开源的 EDA 代码，要么是孤立的点工具、要么是集成过时算法的流程，无法满足前沿研究和先进生产的需求。EDA 流程和工具开发的难度在于对开发者兼备领域知识（硬件设计和制造工艺）、算法设计、以及计算系统各方面技能的需求，限制了 EDA 算法和工具开发者的快速增长。我们提出解决以上问题的开源 EDA 端到端框架 OpenBELT 的设想，解决开源工具的完整性和质量问题，吸收和开拓最先进的算法和技术。

简介：罗国杰于 2005 年获得北京大学计算机科学技术系理学学士学位，于 2011 年获得美国洛杉矶加州大学计算机科学系博士学位，自 2011 年 8 月加入北京大学信息科学技术学院高能效计算与应用中心。他曾获 2013 年 ACM/SIGDA 杰出博士论文奖、2017 年 ASP-DAC 十年最具影响力论文奖。他目前的研究兴趣是面向可重构计算和存内计算等技术的设计自动化方法。

企业 Keynote

云计算基础设施的可靠计算

陈义全 阿里云智能 系统架构师



摘要：云计算已成为社会不可或缺的基础设施，其可靠性直接影响人们的生活。随着数据中心的成长和业务规模迅速扩大，架构复杂性呈数量级增长，都将产生非预期的数据交互，降低云计算的可靠性。作为云计算基础设施核心组成，服务器硬件数量已达到百万台，如何保障和提升超大规模硬件系统可靠性，面临着巨大挑战。我们不仅需要从硬件设计、测试、生产、运营等环节保障质量、可靠性、QoS，同时需要业务与硬件密切结合，保障业务 SLA，最终实现可靠计算。

简介：陈义全，阿里巴巴，资深技术专家，负责阿里巴巴服务器软硬件一体化，拥有超过 13 年云基础设施研发经历，规划/设计/开发阿里巴巴服务器硬件 AI（智能化运营）、网卡软硬一体化引擎 FusionNet、存储软硬一体化平台 Stupa，同时负责国产服务器项目。加入阿里巴巴之前，发明并设计华为服务器黑匣子（业界首创）、硬盘故障隔离、盘符绑定等关键技术，负责 ARM 服务器性能优化，并获得深圳高层次人才（后备级）。



论文报告 Session

*标：最佳论文候选

8 月 15 日（星期四）

Session 1: 可靠性设计与容错系统

8 月 15 日下午 13:30-14:42 二层 96 会议室

Session Chair	詹文法 安庆师范大学
时间	报告题目
13:30-13:48	* Fault-tolerant Design for Data Efficient Retransmission in WiNoC Yiming Ouyang, Qi Wang, Zhe Li, Huaguo Liang, Jianhua Li Hefei University of Technology
13:48-14:06	* A Multi-objective Optimization Method of Initial Virtual Machine Fault-tolerant Placement for Star Topological Data Centers of Cloud Systems Wei Zhang, Xiao Chen, Jianhui Jiang Tongji University
14:06-14:24	Fractional-order PID linear active disturbance rejection control design and parameter optimization for hypersonic vehicles with the actuator faults Ke Gao, Jia Song, Xu Wang, Huifeng Li Beihang University, RMIT University
14:24-14:42	Uniform Non-Bernoulli Sequences Oriented Locating Method for Reliability-Critical Gates Jie Xiao, Zhanhui Shi, Weidong Zhu, Jianhui Jiang, Qianwei Zhou, Jungang Lou, Yujiao Huang, Qiou Ji, Ziwen Sun Zhejiang University, Tongji University, Huzhou University

Session 2: 软件测试与优化

8 月 15 日下午 14:42-15:36 二层 96 会议室

Session Chair	詹文法 安庆师范大学
时间	报告题目
14:42-15:00	Behavior Model Construction for Client-side of Modern Web Applications Weiwei Wang, Junxia Guo, Zheng Li, Ruilian Zhao Beijing University of Chemical technology
15:00-15:18	Proving and Empirical Validating of Instruction Coverage for Closed Source APP Testing Song Huang, Sen Yang, Zhanwei Hui, Yongming Yao Army Engineering University of PLA, Nanjing University
15:18-15:36	WAEAS: an optimization scheme of EAS scheduler for wearable applications Zhan Zhang, Xiang Cong, Wei Feng, Haipeng Zhang, Guodong Fu Harbin Institute of Technology



Session 3: 硬件安全 I

8月15日下午 16:00-16:54 二层 96 会议室

Session Chair	王雪岩 北京航空航天大学
时间	报告题目
16:00-16:18	A Multi-flow Information Flow Tracking Approach for Proving Quantitative Hardware Security Properties Yu Tai, Wei Hu, Lu Zhang, Dejun Mu, Ryan Kastner Northwestern Polytechnical University, University of California San Diego
16:18-16:36	HTDet: A Clustering Method using Information Entropy for Hardware Trojan Detection Renjie Lu, Haihua Shen, Zhihua Feng, Huawei Li, Wei Zhao, XiaoWei Li University of Chinese Academy of Sciences, Beijing Institute of Computer Technology and Application, Institute of Computing Technology, Chinese Academy of Sciences
16:36-16:54	* A PUF-based and Cloud-assisted Lightweight Authentication Mechanism for Multi-hop Body Area Network Yuanjing Zhang, Xiao Tan, Zheng Qin, Xingwei Wang, Jiliang Zhang Hunan University, Northeastern University

Session 4: 集成电路测试与设计

8月15日下午 16:54-17:48 二层 96 会议室

Session Chair	王雪岩 北京航空航天大学
时间	报告题目
16:54-17:12	* On-Chip High-Speed Clock Measurement Scheme based on Incoherent Undersampling Yinxuan Lyu, Jianhua Feng, Kai Zhu, Hongfei Ye, Dunshan Yu Peking University, Beida (Binhai) Information Research
17:12-17:30	Topology-Matching Bus Routing Considering Non-uniform Track Configurations and Obstacles Ziran Zhu, Zhuangqi Chen, Jianli Chen, Longkun Guo, Wenxing Zhu Fuzhou University
17:30-17:48	Efficient Static Compaction of Test Patterns with Partial Maximum Satisfiable Huisi Zhou, Dantong Ouyang, Liming Zhang Jilin University

Session 5: 软件测试

8月15日下午 13:30-14:42 二层 95 会议室

Session Chair	聂长海 南京大学
时间	报告题目
13:30-13:48	基于 BM25 算法的问题报告质量检测方法 陈乐乐, 黄松, 孙金磊, 惠战伟, 吴开舜 中国人民解放军陆军工程大学, 全军军事软件测评中心
13:48-14:06	基于模型的图形化 GUI 测试脚本组合方法研究 孙金磊, 黄松, 陈乐乐, 惠战伟, 吴开舜 中国人民解放军陆军工程大学, 全军军事软件测评中心
14:06-14:24	基于循环神经网络的等价变异体识别方法 于畅, 王雅文, 林欢, 宫云战 北京邮电大学
14:24-14:42	* 多线程程序数据竞争随机森林指令级检测模型 孙家泽, 阳伽伟, 杨子江 西安邮电大学, 美国西密歇根大学



Session 6: 测试与诊断 I

8月15日下午 14:42-15:36 二层 95 会议室

Session Chair	聂长海 南京大学
时间	报告题目
14:42-15:00	* 最小游程切换点标记编码压缩方法 詹文法, 陶鹏程 安庆师范大学
15:00-15:18	* 基于核极限学习机的飞行器故障诊断方法研究 宋佳, 石若凌, 郭小红, 刘杨 西安卫星测控中心, 北京航空航天大学
15:18-15:36	* 基于符号化函数摘要的域敏感与上下文敏感过程间分析 董玉坤, 刘浩, 尹文静, 张莉 中国石油大学 (华东)

Session 7: 算法优化

8月15日下午 16:00-16:54 二层 95 会议室

Session Chair	赖李洋 汕头大学
时间	报告题目
16:00-16:18	* 多传感器数据融合的复杂活动识别 宋欣瑞, 张宪琦, 张展, 陈新昊, 刘宏伟 哈尔滨工业大学
16:18-16:36	基于变量相关性分解方法的稀疏线性方程组并行求解算法 刘珊瑕, 靳松, 王文琛, 汪宇航, 王瑜 华北电力大学
16:36-16:54	资源约束条件下大规模稀疏神经网络计算性能优化研究 王文琛, 靳松, 刘珊瑕, 王瑜 华北电力大学

Session 8: 大数据与云计算

8月15日下午 16:54-17:48 二层 95 会议室

Session Chair	赖李洋 汕头大学
时间	报告题目
16:54-17:12	基于分布式流处理系统的时间感知分组算法 杨李杨, 陈思远, 张展, 朱和一, 左德承 哈尔滨工业大学
17:12-17:30	面向 Flink 的流应用检查点间隔优化方法研究 庆骁, 张展, 李文浩, 刘衍 哈尔滨工业大学
17:30-17:48	基于进化泛函网络的云安全态势预测模型 赵国生, 谢宝文, 晁绵星, 王健 哈尔滨师范大学, 哈尔滨理工大学



Session 9: 人工智能

8月15日下午 14:00-15:30 二层 91 会议室

Session Chair	黄俊英 中科院计算所
时间	报告题目
14:00-14:18	A novel computing mode for binary neural network with time-domain signal Tao Wang, Weiwei Shan School of electronic science and engineering, Southeast university
14:18-14:36	Autonomous Cognitive Model and Analysis for Survivable System Yiwei Liao, Guosheng Zhao, Jian Wang Harbin University of Science and Technology, Harbin Normal University
14:36-14:54	基于灰狼优化和 BP 神经网络混合的云安全态势预测方法 赵国生, 刘冬梅, 王健 哈尔滨师范大学, 哈尔滨理工大学
14:54-15:12	面向移动群智感知的任务参与者动态信任度评价模型 赵国生, 廖玉婷, 王健 哈尔滨师范大学, 哈尔滨理工大学

Session 10: 容错计算 I

8月15日下午 16:00-16:54 二层 91 会议室

Session Chair	伍民顺 西安交通大学
时间	报告题目
16:00-16:18	基于融合与协同的军工电子软件测试体系架构研究与实践 孙俊若, 叶波, 陈佳斌, 敬敏, 汪圣利 中国电子科技集团公司第十四研究所, 空装驻南京地区第一军事代表室
16:18-16:36	A Study of Fault Tolerance Method of Wireless On-Chip Network Token Mechanism Yiming Ouyang, Qi Wang, Yang Zhao, Zhengfeng Huang Hefei University of Technology
16:36-16:54	Approximate Computing for Convolutional Neural Networks based on Quantified Fault Tolerance Chengjun Wu, Weiwei Shan, Jiaming Xu, Rundong Bi School of Electronic Science and Engineering, Southeast University

Session 11: 物联网,边缘计算,云

8月15日下午 16:54-17:30 二层 91 会议室

Session Chair	伍民顺 西安交通大学
时间	报告题目
16:54-17:12	移动边缘计算关联任务的动态卸载问题研究 安宜豪, 张展, 张宪琦, 王启航, 杨孝宗 哈尔滨工业大学
17:12-17:30	Minimizing SLA Violation and Power Consumption in Cloud Data Centers Using Host State Naïve Bayesian Classifier Model Lianpeng Li, Jian Dong, Decheng Zuo, Xiaozong Yang Harbin Institute Of Technology



8月16日（星期五）

Session 12: 测试与诊断 II

8月16日下午 13:40-15:28 二层 93 会议室

Session Chair	宋佳 北京航空航天大学
时间	报告题目
13:40-13:58	A novel low-latency Regional fault-aware fault-tolerant routing algorithm for Wireless NoC Yiming Ouyang, Qi Wang, Mengxuan Ru, Huaguo Liang Hefei University of Technology
13:58-14:16	WiNoC 中虚通道容错无线路由器设计 欧阳一鸣, 周武, 李胜, 汪芷璐, 梁华国, 杜高明 合肥工业大学
14:16-14:34	Fault Diagnosing of Shutdown and Power Reduction Events in Nuclear Power Plants based on Log Analysis Cheng Zong, Song Huang, ErHu Liu, Yongming Yao, Shi-qi Tang Army Engineering University of PLA
14:34-14:52	大亚湾核电站堆芯参数测量 (RIC) 系统的状态监测装置设计 付建鹏, 刘岩, 关济实 中广核研究院有限公司北京分公司
14:52-15:10	Android 应用权限机制研究进展 姚永明, 黄松, 刘二虎, 宗诚, 唐诗淇 中国人民解放军陆军工程大学, 南京邮电大学
15:10-15:28	一种基于 MapReduce 的 Web 负载测试框架 李文浩, 张展, 刘宏伟, 杨跃鑫 哈尔滨工业大学, 空军航空大学初级训练基地

Session 13: 测试,容错,可信技术应用

8月16日下午 16:00-17:12 二层 93 会议室

Session Chair	张立明 吉林大学
时间	报告题目
16:00-16:18	基于毛刺阻塞原理的低功耗双边沿触发器 黄正峰, 杨潇, 鲁迎春, 戚昊琛, 欧阳一鸣, 方祥圣, 易茂祥, 梁华国, 倪天明 合肥工业大学, 安徽行政学院, 安徽工程大学
16:18-16:36	B-SEFI: A Binary Level Soft Error Fault Injection Tool Ying Wang, Jian Dong, Decheng Zuo, Xiaozong Yang Harbin Institute of Technology
16:36-16:54	一种星载控制计算机的软故障恢复设计 刘波, 于广良, 徐建, 谭彦亮, 江耿丰, 李建平 北京控制工程研究所
16:54-17:12	模型驱动测试用例自动生成方法研究 仵林博, 颜运强, 彭艳红, 聂长海 中国工程物理研究院 计算机应用研究所, 南京大学



Session 14: 硬件安全 II

8月16日下午 13:40-15:28 二层 91 会议室

Session Chair	胡伟 西北工业大学
时间	报告题目
13:40-13:58	集成电路的数据泄露脆弱性检测 黄俊英, 叶靖, 叶笑春, 王达, 范东睿 中国科学院计算技术研究所, 中国科学院大学
13:58-14:16	一种改进的基于时间窗自比较的硬件木马检测方法 侯明浩, 冯建华, 孙武 北京大学, 北京大学(天津滨海)新一代信息技术研究院
14:16-14:34	A New Secure Scan Design with PUF-based Key for Authentication Aijiao Cui, Hui Zhang, Gang Qu, Huawei Li Harbin Institute of Technology (Shenzhen), University of Maryland, Chinese Academy of Sciences
14:34-14:52	基于 RRAM 延时单元的 PUF 设计 崔小乐, 叶文强 北京大学深圳研究生院
14:52-15:10	基于代码修改的 FPGA 故障注入工具的实现 孙日辉, 董剑, 左德承, 刘宏伟 哈尔滨工业大学
15:10-15:28	一种基于温度传感器的硬件木马检测方法 孙芳, 方晓波, 杨潇, 李文硕, 汪玉, 黄正峰 合肥工业大学, 清华大学

Session 15: 容错计算 II

8月16日下午 16:00-17:12 二层 91 会议室

Session Chair	崔晓通 重庆邮电大学
时间	报告题目
16:00-16:18	一种交叉互联的高可靠锁存器 黄正峰, 郭阳, 鲁迎春, 方祥圣, 戚昊琛, 梁华国 合肥工业大学, 安徽行政学院
16:18-16:36	基于滑动窗口的大数据线性回归分析方法 王新攀, 靳洋, 牛道恒, 陈灵奎, 王彦兵, 王俊 北京启迪清云智慧能源有限公司
16:36-16:54	大规模多状态计算系统的容错性能分析 李宁宁, 梁敏, 陆迁, 莫毓昌 计算科学福建省高校重点实验室, 数学科学学院, 华侨大学
16:54-17:12	一种推力恒定的 RCS 控制系统指令分配方法设计 李科, 宋佳, 郭小红, 刘杨 北京航空航天大学, 西安卫星测控中心



8月17日（星期六）

Session 16: 软件测试

8月17日上午 9:00-11:24 二层 89 会议室

Session Chair	王雅文 北京邮电大学
时间	报告题目
9:00-9:18	一种新的基于机器学习的缺陷定位方法 黄松, 唐诗淇, 刘二虎, 姚永明 中国人民解放军陆军工程大学
9:18-9:36	关于基于神经元行为的覆盖准则的网络层选择问题的研究 黄松, 陈强, 惠战伟, 刘佳洛 中国人民解放军陆军工程大学
9:36-9:54	基于 VCD 波形的 FPGA 实物自动化验证技术 许寿全 江苏自动化研究所
9:54-10:12	一种基于 GAN 的深度学习应用系统测试用例集扩充方法 刘二虎, 黄松, 顾雄, 姚永明, 宗诚, 唐诗琪 中国人民解放军陆军工程大学, 南京邮电大学, 中国人民解放军 94973 部队, 六盘水职业技术学院
10:50-11:08	基于通信协议的接口测试用例自动生成框架 刘遥, 郭立红, 陈媛, 王俊杰 中国科学院长春光学精密机械与物理研究所
11:08-11:26	基于过程与场景分析的航天应用软件测试方法 张卫祥, 张敏, 窦朝晖, 马贤颖, 魏波 北京跟踪与通信技术研究所以



集成电路测试高峰论坛 Summit

(与中国计量测试学会集成电路测试专委会合办)

2019 年 8 月 15 日, 14:00-18:00

二层 88 会议室

论坛主席	李华伟  中国科学院计算技术研究所研究员；中国计算机学会容错计算专委会主任；中国计量测试学会集成电路测试专委会副主任兼秘书长；科学中国人 2017 年度人物		
论坛简介	测试主要用于发现有缺陷的芯片，是集成电路关键技术之一，是集成电路质量的技术保证。为凝聚我国集成电路测试领域研究力量，加强该领域的学术交流，促进集成电路测试技术的发展和运用，中国计量测试学会于 2018 年 8 月 14 日成立了集成电路测试专业委员会。在集成电路测试专委会成立一周年之际，与中国计算机学会容错计算专委会合作举办首届集成电路测试高峰论坛，邀请集成电路测试领域的著名专家学者分享其学术观点和最新研究成果。		
时间	报告题目	讲者	单位
14:00-14:10	开幕		
14:10-14:50	VLSI 测试技术发展的回顾与展望	李晓维 研究员	中国科学院 计算技术研究所
14:50-15:30	LSI Test: from Research to Business	温晓青 教授	日本九州工业大学
15:30-15:50	茶 歇		
15:50-16:30	A Detective Story of the Clock Network in an IC — Finding the Timing Failure Threats	黄錫瑜 教授	新竹清华大学
16:30-17:10	基于深度学习的模拟电路故障诊断 与预测关键技术	何怡刚 教授	武汉大学
17:10-18:00	Panel: 集成电路测试教育教学与培训		



报告介绍

VLSI 测试技术发展的回顾与展望



简介: 李晓维, 现任中国科学院计算所研究员(中国科学院大学教授)、计算所学位评定委员会副主席, 计算机体系结构国家重点实验室常务副主任。获国家技术发明奖、国家科技进步奖; 入选国家百万人才工程和科技北京百名领军人才培养工程, 获突出贡献中青年专家、全国优秀科技工作者等荣誉称号。现任中国计量测试学会集成电路测试专委会主任, 中国计算机学会理事、会士, IEEE CS TTTC 副主席, JCST 副主编, IEEE TCAD、JETTA 等国际期刊编委。

LSI Test: from Research to Business



简介: Xiaoqing WEN received a B.E. degree from Tsinghua University, China, in 1986, a M.E. degree from Hiroshima University, Japan, in 1990, and a Ph.D. degree from Osaka University, Japan, in 1993. He was an Assistant Professor with Akita University, Japan, from 1993 to 1997, and a Visiting Researcher with the University of Wisconsin-Madison, USA, from Oct. 1995 to Mar. 1996. He joined SynTest Technologies Inc., USA, in 1998, and served as its Vice President and Chief Technology Officer until 2003. He joined Kyushu Institute of Technology, Japan, in 2003, where he is currently a Professor of the Department of Computer Science and Networks.

He founded Dependable Integrated Systems Research Center at Kyushu Institute of Technology in 2013 and served as its Director until 2015. He is a Co-Founder and Co-Chair of Technical Activity Committee on Power-Aware Testing under Test Technology Technical Council (TTTC) of IEEE Computer Society. He is an Associate Editor for IEEE Transactions on Very Large Scale Integration Systems (TVLSI) and Journal of Electronic Testing: Theory and Applications (JETTA). He co-authored and co-edited two popular books, VLSI Test Principles and Architectures: Design for Testability (2006) and Power-Aware Testing and Test Strategies for Low Power Devices (2009). His research interests include design, test, and diagnosis of VLSI circuits. He holds 43 U.S. Patents and 14 Japan Patents. He received the 2008 Society Best Paper Award from the Information Systems Society (ISS) of Institute of Electronics, Information and Communication Engineers (IEICE). He is a Fellow of IEEE, a Councillor of Japan Micro-Nano Bubble Society Corporation (MNBSC), a Senior Member of Information Processing Society of Japan, and a Senior Member IEICE.

摘要: LSI test is a core technical field for a successful semiconductor industry due to its indispensability in achieving quality, reliability, safety, security, and cost goals for LSI products. This talk provides a holistic overview of LSI test from both research and business perspectives. Major challenges and opportunities in LSI test are also discussed in this talk.

A Detective Story of the Clock Network in an IC — Finding the Timing Failure Threats



简介: Prof. Shi-Yu Huang received his B.S. and M.S. degrees in Electrical Engineering from Taiwan University in 1988 and 1992, respectively, and his Ph.D. degree in Electrical and Computer Engineering from University of California, Santa Barbara, in 1997. He joined the faculty of the Electrical Engineering Department, Tsing Hua University, Taiwan, in 1999. He has published more than 150 refereed technical papers, and ever co-founded a company in 2007-2012, TinnoTek Inc., specializing a cell-based PLL compiler and system-level power estimation tools. He received the Best-Presentation or Best-Paper Awards five times from IEEE technical meetings (VLSI-DAT'06, VLSI-DAT'13, ATS'14, WRTL'17, ISOC'18, respectively), and his current research interests are mainly the cell-based timing circuit designs and their applications to VLSI Testing and Online Monitoring.

摘要: For a IC used in safety-critical applications, very high manufacturing quality is often needed in order to ensure almost zero failure rate when it is operated in the field. To achieve this goal, not only the major functional blocks (such as the CPUs and the memory), but also the logistic infrastructure such as the clock network needs to be tested thoroughly. However, a clock network is not only difficult to design, but also challenging to test. For high-performance designs with a rigorous clock-skew requirement, small defects in a clock network could lead to unexpected failures in the field and thus need to be identified during the



manufacturing test. In this talk, we play the role as a detective to seek out if there is any small delay fault in a clock network. A novel “flush test procedure” will be introduced in particular which drives the clock distribution network with a sequence of pulse signals with decreasing pulse widths, and thereby the delay of each clock path leading to a flip-flop can be quantified and a defect causing too much extra delay can be exposed and identified by outlier analysis. This method is non-intrusive in the sense that it does not need to modify the clock network at all. It does require a “special test clock signal”, which can be generated on the chip by a circuit made of only standard cells. Experimental results show that the proposed method is capable of detecting a less than 100ps delay fault.

基于深度学习的模拟电路故障诊断与预测关键技术



简介：何怡刚，国家杰出青年科学基金获得者，教育部新世纪优秀人才，教育部霍英东教育基金会优秀青年教师奖获得者，全国优秀科技工作者。1996 年 6 月于西安交通大学获博士学位，2002 年在英国 University of Hertfordshire 从事高访研究。1992 至 2011 年湖南大学电路系统测试技术研究所所长。2011 年至 2017 年，合肥工业大学电气与自动化工程学院院长、博导。目前任武汉大学电气与自动化学院副院长。长期从事模拟电路与集成电路设计测试与诊断、通讯信道建模与监测、虚拟仪器与智能信号处理等研究工作，先后主持国家科技重大专项、863、973、国家自然科学基金重点等重要科研项目 30 多项。作为第一完成人获得教育部自然科学奖一等奖 1 项，省部级科技进步一等奖 2 项、

发明一等奖 1 项。目前兼任中国能源学会副会长、中国能源科技产业学会副会长、中国电机工程学会电工理论与新技术专委会副主任、中国高校电工学研究会副理事长、中国机械工业教育协会电力系统与自动化专业教学指导委员会副主任、中国计算机自动测量与控制技术协会常务理事、中国计算机学会容错专委会常委、中国仪器仪表行业协会传感器分会理事、可再生能源接入电网技术国家地方联合工程实验室主任、电子测试国防科技重点实验室学术委员会委员、中航工业强电磁环境保护技术航空科技重点实验室学术委员会副主任、电工装备可靠性与智能化国家重点实验室学术委员会委员。21 次担任 IEEE 国际会议大会主席、分会主席和程序委员，国家科技重大专项、国家科技奖励、国家自然科学基金委评审专家。

摘要：研究了模拟电路主要元件在退化过程中参数变化的规律，提出了可应用于模拟电路的特征参量优选方法，以及定量地表征模拟电路元件的退化程度。提出了粒子滤波算法和相关向量机算法的优化方法，并基于优化的粒子滤波算法和相关向量机算法，提出了精度高和实时性强的模拟电路故障诊断与预测算法。研究成果对于提高复杂电子系统可靠性、安全性和任务成功性，提高保障效能、降低保障费用具有重要意义。

Panel：集成电路测试教育教学与培训

主持：李华伟（中国科学院计算技术研究所）

嘉宾：李晓维（中国科学院计算技术研究所）、温晓青（日本九州工业大学）、黄锡瑜（新竹清华大学）、何怡刚（武汉大学）



Forum 1: 第四届全国硬件安全论坛

2019 年 8 月 15 日, 13:30-17:40

二层 89 会议室

论坛主席	张吉良 湖南大学, zhangjiliang@hnu.edu.cn		
程序主席	沈海华 中国科学院大学, shenhh@ucas.ac.cn		
论坛简介	集成电路是构建安全信息系统的基石, 在日常生活、军事安全等领域广泛应用, 从民用智能电器到军方武器系统, 小到手机、优盘, 大到卫星、飞船, 概莫能外。同时, 集成电路还是程序与数据的载体, 如果集成电路存在安全隐患, 其运行的软件、存储的数据及其关联的一切, 便再无安全可言。本届论坛的主题“硬件安全与自主可控”。本届论坛将继续邀请来自产业界与学术界的顶级团队分享其在硬件安全领域的最新研究成果, 探讨从硬件到系统安全的产业需求与解决方案。		
时间	报告题目	讲者	单位
13:30-13:35	开场: 全国硬件安全论坛介绍 张吉良		
13:35-14:05	CPU 芯片硬件安全问题系统解决方案	刘雷波 教授	清华大学
14:05-14:35	基于忆阻器的硬件安全研究	吴华强 教授	清华大学
14:35-15:05	龙芯处理器的硬件安全机制设计	张福新 研究员	中国科学院
15:05-15:35	新形势下计算机安全标准与工程实践	冯志华 研究员	航天科工
15:35-15:50	茶歇		
15:50-16:20	可配置 PUF 及其抗模型攻击协议	刘伟强 副教授	南京航空航天大学
16:20-16:35	特邀企业报告: 防控金融风险, 建设全面的金融安全科技生态体系 ——北京金融安全产业园介绍	马小兰 总经理	北京金融安全产业园
16:35-17:40	Panel: 自主可控与硬件安全		



报告介绍

CPU 芯片硬件安全问题系统解决方案



简介: 刘雷波 1999 年和 2004 年分别在清华电子工程系和微电子所获得学士和博士学位随后留校任教; 2006 年、2013 年和 2017 年分别在欧洲微电子中心、麻省理工学院和牛津大学访问, 现为清华大学微电子所长聘教授, 同时担任清华大学硬件安全和密码芯片实验室主任、清华大学移动计算研究中心副主任。研究方向集中在硬件安全与密码芯片、动态可重构芯片、VLSI 数字信号处理等领域。已发表论文 200 余篇、授权专利 60 余项、撰写著作 5 部、参与制定安全芯片国家标准 1 项(GB/T 36630.2-2018)。关键技术信息在信息安全芯片、可编程器件和可穿戴计算芯片等领域取得批量应用。获国家技术发明二等奖、中国专利金奖、教育部技术发明一等奖、第五届世界互联网大会 15 项世界互联网领先科技成果等奖项。

摘要: CPU 安全是软件安全、系统安全乃至网络安全的根基。如何确保 CPU 芯片的硬件安全一直是学术界和产业界长期以来都难以解决的问题。2018 年初大量出现的熔断、幽灵等 CPU 安全漏洞和至今难以解决的后续影响就印证了这一困境。清华大学提出的“CPU 硬件安全动态监测管控技术”能有效应对 CPU 硬件漏洞、木马、后门等的威胁, 大幅提升 CPU 芯片的硬件安全性。该技术能在 CPU 运行过程中快速检测出由于遭受恶意硬件攻击或由于硬件漏洞、后门、前门被非法利用而引起的非预期行为。在此基础上, 再根据用户需要对 CPU 芯片进行管控。目前, “CPU 硬件安全动态监测管控技术”已应用于上海澜起科技的 Jintide® CPU 产品, 联想、新华三和长城电脑等基于该 CPU 的服务器也即将上市。

基于忆阻器的硬件安全研究



简介: 吴华强, 清华大学微纳电子系, 长聘教授, 副系主任, 清华大学微纳加工平台主任, 北京市未来芯片技术高精尖创新中心副主任。2000 年毕业于清华大学材料科学与工程系, 获得工学学士学位; 同年获清华大学经济管理学院管理学学士学位(双学位)。2005 年在美国康奈尔大学(Cornell University)电子与计算机工程学院获工学博士学位。随后在美国 AMD 公司和 Spansion 公司非易失性存储器研发中心任高级研究员和主任研究员, 从事先进非易失性存储器的架构、器件和工艺研究。2009 年, 加入清华大学微电子学研究所, 研究领域为新型半导体存储器及基于新型器件的类脑计算研究。先后负责多项自然科学基金、863、973 和重点研发计划多项课题。在 Nature Communications, Nature Electronics, Nano Letters, Advanced Materials, Advanced Functional Materials, Scientific Reports 等

期刊和国际会议发表论文 100 余篇, 获得美国授权发明专利 21 项, 获得中国授权发明专利 38 项。

摘要: 随着智能硬件的广泛普及, 半导体供应链安全威胁不断增加, 仅基于软件的安全防护已经不能满足需求。近年来, 物理不可克隆函数(PUF)成为一种新的硬件安全防护手段, 其拥有的真随机与不可克隆特性可使其作为芯片“指纹”以保证半导体供应链安全。作为一种新型存储器, 阻变存储器(RRAM)导电细丝的生长/断裂具有本征随机性, 进而使 RRAM 拥有器件与器件、循环与循环之间的电阻随机性。以上特性使其在物理不可克隆函数领域有很好的发展潜力, 而如何有效优化、利用并提取其随机性已成为该领域研究的重点与难点问题。

龙芯处理器的硬件安全机制设计

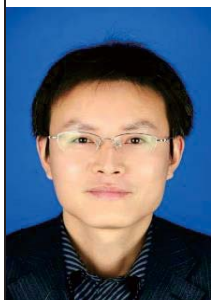


简介: 张福新, 博士, 男, 福建永定人, 1976 年 6 月生, 中国科学院计算技术研究所研究员、硕士生导师。张福新长期致力于国产 CPU 芯片的研发和推广工作。他是我国龙芯一号、龙芯二号自主 CPU 的主要设计人员之一。2005 到 2018 年负责江苏龙芯产业化基地相关工作, 率领团队研发了数十款龙芯产品, 并在党政军、教育等领域进行了大量产业化实践。曾先后主持承担多个重要科研课题, 包括江苏省科技成果转化专项资金重大项目、国家科技部 863 重点项目、发改委工业项目和国务院“核高基”重大专项等。曾荣获江苏省十大杰出青年、江苏省首届高层次创新创业引进人才、中科院第九届杰出青年、国务院特殊津贴专家和中国青年五四奖章等荣誉。

摘要: 本报告首先简要介绍龙芯 3 处理器的微结构设计, 然后重点介绍龙芯 3A4000 处理器为提升系统安全性所引入的各种安全硬件设计, 包括对 Meltdown、Spectre 等漏洞的处理、密码相关的专用指令、特殊硬件支持和内置可信处理核等, 最后简单介绍其系统应用情况。



新形势下计算机安全标准与工程实践



简介: 冯志华, 西北工业大学博士, 研究员, 电子科技大学电子工程学院, 西安电子科技大学计算机学院兼职硕士研究生导师, 航天二院研究生院研究生导师, 现航天科工集团计算机及软件专业组、集成电路芯片及系统成员, 二院专业技术带头人, 某重大专项工程软件专家组成员, 作为项目负责人, 近十年来, 先后承担十余项重点科研项目, 主要从事计嵌入式系统软硬件安全与检测, 培养毕业研究生 11 名, 发表文章 30 余篇。

摘要: 结合网络安全等级保护制度 2.0 国家标准和计算机芯片发展形势, 提出了计算机核心芯片研制思路, 探索了计算机可信安全与工程实践。

可配置 PUF 及其抗模型攻击协议



简介: 刘伟强, 现任南京航空航天大学电子信息工程学院副院长、副教授, 现为《IEEE Trans. Computers》及《IEEE Trans. Emerging Topics in Computing》编委及《IEEE Trans. Multi-Scale Computing Systems》指导委员会委员。担任 2020 年 IEEE 计算机算术运算会议 (ARITH) 程序委员会主席, IEEE 信号处理研讨会 (SIPS) 出版主席及 IEEE/ACM 纳米架构会议 (NANOARCH) 特别分会场主席。入选江苏省六大人才高峰、江苏省青年科技人才托举工程及南航长空学者, 主持国家自然科学基金面上项目、国家电网总部科技项目等 10 余项纵横向课题。已出版英文专著 1 部 (Artech House), 发表论文 70 余篇,

其中 IEEE 及 ACM 期刊 20 余篇, 曾获得《IEEE Trans. Computers》期刊 2017 年 12 月的 Feature Paper, GLSVLSI 2015 和 ISCAS 2011 的最佳论文候选。研究兴趣包括近似计算、算术运算单元设计、硬件安全及后量子密码芯片设计等。

摘要: 物理不可克隆函数 (PUF) 作为一种新兴的硬件安全组件, 由于其硬件成本低、运算速度快, 在物联网终端设备上具有广泛的应用前景。本报告主要包括两个方面的内容, 一方面介绍一系列逻辑可配置 PUF 的电路结构, 这种类型的 PUF 可以通过逻辑可配置实现在同样硬件资源下获得更多激励响应对, 达到更好的硬件效率。另一方面针对目前 PUF 面临的模型攻击挑战, 提出了一种抗机器学习攻击的欺骗协议, 可以有效对抗现有的模型攻击方法。

特邀企业报告: 防控金融风险, 建设全面的金融安全科技生态体系 ——北京金融安全产业园介绍

简介: 马小兰, 北京金融安全产业园总经理, 北京市人大代表, 北京市工商业联合会副会长, 曾荣获全国三八红旗手、全国就业创业优秀个人、北京市劳动模范等荣誉称号。

摘要: 北京金融安全产业园是北京市政府致力于防控金融风险, 打造金融、科技、安全生态, 于 2015 年 6 月授牌成立的实体园区。产业园是国务院批复的北京市服务业扩大开放试点单位、是全国科技创新中心重点项目承接单位、是中国人民银行金融科技试点承接单位。目前年产值 100 亿, 年纳税超过 5 亿, 与产业园签约的金融科技企业超 330 家, 基本覆盖了底层技术研发、理论研究、解决方案、金融服务、安全等金融科技生态体系中的重要节点。产业园已经引进中互金、国家互联网应急中心等权威行业机构, 希望充分发挥科研院所与企业创新的聚集放大效应, 欢迎数据、网络、信息、系统等安全方向领导专家支持合作。

Panel: 自主可控与硬件安全

主持: 沈海华 (中国科学院大学)

嘉宾: 冯志华 (航天二院)、刘雷波 (清华大学)、吴华强 (清华大学)、张福新 (中科院计算所)、屈刚 (马里兰大学)、徐强 (香港中文大学) (按姓氏笔画排序)



Forum 2: 第三届安全关键软件测试技术论坛

2019 年 8 月 15 日 13:30—17:30; 2019 年 8 月 16 日 13:30—17:30

二层 87 会议室

论坛主题	自主可控与智能化		
论坛主席	黄 松  CCF 容错计算专委会副主任、CCF 软件工程专委会委员、中国人民解放军陆军工程大学教授、博士生导师、中国人民解放军军事训练软件测评中心主任。主要研究方向：关键软件测评技术。		
论坛秘书	惠战伟  CCF 容错计算专委会助理秘书长，陆军工程大学软件工程博士后科研流动站博士后，主要研究方向：不确定性测试输出验证技术、测试质量评估技术。		
论坛简介	国内软件测试领域一直存在两个群体，一个是以高校为代表的学术研究水平见长的学术派，一个是以军方测评机构为代表的工程技术水平见长的实践派，安全关键软件测试技术论坛设置的初衷就是旨在分析军用及安全关键软件测试领域存在的共性技术需求和痛点问题，抽象出其中的理论问题开展学术研究，为学术界和企业界之间搭建一个高水平的交流平台。 2017 年，由计算机学会容错专委会副主任，陆军工程大学黄松教授发起，惠战伟博士具体实施下，在南京第 17 届全国容错计算学术会议上开设了首届安全关键软件测试技术论坛，得到了学术界和企业界的广泛响应，论坛参会人数超过 100 人，成为大会最有影响力的技术论坛。2018 年，第二届论坛在哈尔滨举行，参会人数突破 150 人，同时吸引了国内从事软件测试产品自主研发的多家企业和军工单位的广泛参与，在业界取得了强烈反响。 2019 年，第三届论坛将在北京九华山庄举行，预计参会人数将突破 200 人。本届论坛将邀请 14 位关键软件测试测评机构的权威专家与工业界展开专题研讨，共同关注安全关键软件测试在自主可控和智能化方面面临的挑战、核心技术，以及当前的研究和应用热点。		
8 月 15 日	报告题目	讲者	单位
13:30—14:05	软件众测的挑战和支撑技术： 自动化、智能化、效益化	王 青 研究员	中科院软件所
14:05—14:40	基于安全可靠系统设计测试验证的方法	吴淑然 技术经理	北京旋极信息技术股份有限公司
14:40—15:15	DO-178B 与 DO-178C 对数据耦合 与控制耦合要求与变迁	高继伟 技术总监	上海创景信息科技有限公司



15:15—15:50	基于知识的软件智能分析验证技术	刘 畅 博 士	北京航空航天大学
15:50—16:00	茶 歇		
16:00—16:35	航天嵌入式软件整数溢出问题的形式化验证方法	高 猛 副主任	航天科技集团五院 502 所软件检测站
16:35—17:10	基于 GJB-9433 的 FPGA 自动化测试平台的技术探讨	徐小艾 技术总监	上海迪真计算机科技有限公司
17:10—17:45	智能软件系统的数据驱动测试	陈振宇 教 授	南京大学
17:45—18:15	软件测试中的质量评价为什么难以服“众”	惠战伟 博士后	陆军工程大学
8 月 16 日	报告题目	讲者	单位
13:30—14:05	代码仓库和持续集成在快速迭代开发中的应用	张卫丰 教 授	南京邮电大学
14:05—14:40	面向 DevSecOps 的代码安全检测技术	林 鹏 技术总监	北京关键科技股份有限公司
14:40—15:15	软件单元测试：从“很好但很难”到“更好而不难”	王 彤 技术顾问	南京创联智软信息科技有限公司
15:15—15:50	大型复杂电子信息系统软件代码缺陷自动检测规模化落地实践	杨玲萍 研究员	中电 28 所测评中心主任
15:50—16:00	茶 歇		
16:00—16:35	模型驱动的网络化嵌入式软件测试	邓 霏 高 工	中国工程物理研究院 计算机应用研究所
16:35—17:10	航天嵌入式虚拟测试实践	郭向英 技术总监	北京轩宇信息技术有限公司
17:10—17:45	面向深度学习系统的安全机理及测试验证方法研究	黄 松 教 授	陆军工程大学
17:45—18:15	Panel：智能化、实战化给安全关键软件测试带来的挑战		



报告介绍

软件众测的挑战和支撑技术：自动化、智能化、效益化



简介：王青，女，博士，二级研究员、博士生导师，毕业于中国科学院研究生院，现任中国科学院软件研究所副总工程师，互联网软件技术实验室主任，基础软件测评实验室主任。主要研究方向为软件过程、软件质量保障、众包众测、知识工程、软件工程大数据与人工智能等。主持和承担了十余项国家 863、973、自然科学基金等重点/重大项目和国际合作项目。目前主要社会兼职为国际软件与系统过程协会（ISSPA）主任委员会成员，国际期刊 IST、JSEP 编委，以及多个国际会议的程序委员会委员，并担任 IEEE TSE、ACM computing surveys、JSS、JCST、软件学报等国际/国内期刊审稿人。全国信息技术标准化委员会软件质量测试工作组副组长，CMMI 认证授权的主任评估师。获得国务院政府特殊津贴及国家和省部委科技进步奖 10 余次。特别是近年研究的软件过程和质量管理相关成果分别获国家科技进步二等奖、北京市科学技术二等奖。相关研究成果近年有 5 本论/编著、100 余篇论文在国际、国内高水平学术刊物以及国际会议发表。

摘要：众包测试（简称众测）是依托新一代互联网技术衍生的全新测试服务业态，变革了传统的测试服务模式，利用共享经济的特征，采用分布、协作的方式组织生产，协同测试需求和测试资源，聚合形成规模效益。本报告将介绍软件众测的挑战、及本团队在众测领域的研究进展，包括众测报告筛选、众测人员推荐、众测过程管理等。

智能软件系统的数据驱动测试



简介：陈振宇，南京大学软件学院教授、博导，主要从事智能软件工程的研究。慕测平台（moocetest.net）创始人、IEEE 软件测试大赛发起人。担任 IEEE Transactions on Reliability 期刊 Associate Editor，JSS、SPE、SQJ 等期刊 Guest Editor。主持发明专利转让项目 2 项、发明专利许可项目 1 项、海关总署金关工程二期项目 1 项、国家重点研发计划课题 1 项和国家自然科学基金 7 项，参与 973 计划、国家自然科学基金重大研究计划、重大国际合作项目若干项。在 TOSEM、TSE、ICSE、FSE、ISSTA、ICST 等会议和期刊发表论文 100 多篇，申请发明专利 50 余项（已授权 26 项），部分专利成果已经在百度、阿里、华为等知名软件公司转化，研究成果获 2012 年度江苏省科学技术奖一等奖、2015 年湖北省科技进步奖一等奖、2017 年 CCF NASAC-东软青年软件创新奖和 2018 年国家教学成果奖二等奖。

摘要：智能软件系统具有广泛的应用前景，但其质量保障成为重要挑战。智能软件系统是非确定性智能模型嵌入确定性业务流程的复杂软件系统。智能模型通常以海量数据驱动方式构建，并呈现出大规模非线性变换数值计算特性；模型嵌入系统，运行于各类复杂软硬件平台和非确定性开放环境，适应多样化业务场景且目标任务难以精确表达，给质量保障带来诸多新挑战。基于智能软件系统新特性，本报告从数据和模型的内外视角出发，分享以下四项研究内容：（1）数据分布多样性驱动测试；（2）数据语义一致性驱动测试；（3）数据边界稳定性驱动测试；（4）数据精度适应性驱动测试。本报告针对智能软件系统质量保障前沿挑战，探索非确定性和确定性相结合的缺陷触发与传播机理，构建系统性的数据驱动测试方法和技术。

代码仓库和持续集成在快速迭代开发中的应用



简介：张卫丰 东南大学计算机系博士，曾任趋势科技中国有限公司任软件工程师，哈佛大学访问科学家，现南京邮电大学计算机学院教授，中国计算机协会信息系统专委会副秘书长、江苏省 333 高层次人才、江苏省六大高峰人才、江苏省青蓝工程培养对象，发表论文 80 余篇，授权专利近 20 项。

摘要：在没有代码仓库的时代，团队成员每个开发人员都要自己管理一份源代码备份，在同其他人合作开发某个功能时，需要频繁的相互拷贝源代码，并对共同修改的文件进行比对确定各自的最新改动。这个过程极其低效，而且非常容易出错。最终产品发布时，产品经理也需要从某个主开发人员的机器上拷贝并编译产品，这使得产品的发布过程严重依赖某个开发人员的特定环境，日后需要重新编译该版本产品时，可能会因为环境的改变而导致无法实现。在开发过程中引入代码仓库，可以对团队的源代码进行集中管理。团队成员每次修改代码后都会将改动提交到代码仓库。对于共同修改的部分，代码仓库绝大多数情况下可以依赖合并算法进行自动合并。一些代码仓库还提供了代码评审功能，某些关键代码的改动可以自动通知相关负责人进行审查，评审通过后才能入库。同时代码仓库端可以运行持续集成，对提交的代码进行自动编译，自动测试和缺陷检测，并报告给相关人员及时改正。产品发布过程本身（编译运行环境和相关脚本）也可以同源代码一起放入代码仓库，这样产品发布无需依赖某个特定开发人员环境，以往发布版本也可以按照需要重新编译。



面向深度学习系统的安全机理及测试验证方法研究



简介: 黄松, 陆军工程大学教授, 博士生导师, 软件工程一级学科博士点学科带头人, 网络空间安全一级学科博士点软件安全方向带头人, 全军军事训练软件测评中心主任, 国家科技部 863 项目评审专家, 全军军用软件测评实验室资质认可的专家评审员, 装备发展部武器装备承制资格审查评审专家, 江苏省科技厅评审专家, 江苏省“333 高层次人才培养工程”培养对象, 2012 年获军队院校育才银奖, 2013 年享受军队专业技术干部一类岗位津贴, 国务院学位办软件工程学科声誉评估专家, 任中国计算机学会容错计算专委会副主任, 软件工程专委会委员。主要从事软件测试与质量评价、信息系统安全防护等级测评等相关方向。曾主持国家 863 项目、军队科研项目以及江苏省基金

项目 20 余项, 获得军队及省部级科技进步奖 6 项, 以第一作者身份 (含通讯作者) 在国内国际期刊和重要学术会议发表 30 余篇高水平学术论文, 现承担国家重点研发项目 1 项目, 是全国大学生软件测试大赛的发起人之一。

摘要: 随着深度学习技术日益广泛的应用, 深度学习系统一旦由于质量原因发生失效, 或由于安全漏洞受到外部攻击, 就可能导致生命财产安全的重大损失。为保障深度学习系统的安全性和可靠性, 我们采用多角度、多层级的研究方法, 面向深度学习系统, 开展安全机理及测试验证方法的研究。所开展的工作包括:

(1) 深度学习系统业务代码的质量保证, 通过多种软件测试技术提高系统的可靠性; (2) 深度神经网络模型的行为状态分析, 基于神经元行为状态开展数据质量评估及深度神经网络模型测试, 以提高模型的鲁棒性; (3) 深度学习底层框架的测试与验证, 通过漏洞检测和安全机理分析消除基础支撑环境中的安全隐患; (4) 深度学习系统运行机制的安全保障, 综合采取安全评估、实时监测、动态调整等措施, 以杜绝可能的运行时安全问题。通过这些研究, 解决深度学习系统在实际应用中所面临的可靠性问题、以及深度学习框架尚不能自主可控所带来的安全性问题, 进而促进深度学习技术的更广泛应用。

大型复杂电子信息系统软件代码缺陷自动检测规模化落地实践



简介: 杨玲萍, 中国电子科技集团公司第二十八研究所, 研究员高级工程师, 软件测评中心主任, 军用软件测评实验室评审员。曾长期从事软件开发、指挥信息系统质量控制与可靠性管理, 2004 年至今从事软件测试技术与评估方法研究, 是二十八所软件测评中心建立、发展以及取得和保持军用软件测评实验室资质的主要实施者和组织者。主持多项软件测试研究课题和多项大型系统软件定型测评任务。在建立二十八所 GJB5000A/CMMI 过程改进体系、构建核心研发平台软件测评环境中发挥了重要作用。获军队科技进步二等奖 1 项, 集团公司科技进步特等奖 1 项, 国防工业科技企业管理创新三等奖 1 项, 参与编写专著 3 部, 拟制企业标准 4 项, 发表各类论文 20 余篇。

摘要: 软件代码缺陷检测是软件编码集成过程不可或缺的关键环节, 已成为有效控制代码缺陷密度, 提升代码质量管理核心能力的有效手段。尤其是在软件持续集成过程进行自动化缺陷检测, 已成为 IT 业界的优秀实践。通过分析我们在代码缺陷持续自动化检测在企业工程实践落地过程中遇到哪一些“坑”, 从技术层和管理层分享解决方案和经验体会。

基于安全可靠系统设计测试验证的方法



简介: 吴淑然, 北京旋极信息技术股份有限公司技术支持部经理, 硕士毕业于哈尔滨理工大学测控技术及仪器专业, 自 09 年毕业起一直从事航空总线、测试性/可靠性/安全性测试, 作战试验鉴定, 故障注入, 实验室建设方面的一线工作, 基于客户的需求, 对测试验证方法有一定的研究。工作期间承接民用飞机电气系统集成总控台、XX 测试性验证评估系统、输入输出接口测试平台、某履带车试验鉴定系统、激光陀螺地面测试设备、单机模拟器和姿控喷管模拟系统、PLC 系统级软件测试平台等项目。在专刊中发表过《嵌入式闭环测试平台》、《嵌入式仿真测试平台的应用》《高速数据记录回放系统》《PLC 系统级软件测试平台》等相关文章。

摘要: 在系统测试过程中, 安全性、可靠性是系统测试重点考察的内容。进行系统测试的基本要求是被测件能尽量运行在真实的环境中, 这就要求被测件必须实现实时、闭环、非侵入的测试, 但如果完全依赖于真实的运行环境, 很难创造各类可能会引起系统接口的故障的输入条件, 导致对系统的测试很难达到充分性要求。另外在真实环境中进行测试, 如系统的通讯链路如果出错, 可能会影响其他交联的系统, 对其他系统甚至整个大系统造成无法弥补的损失, 有些错误还可能威胁到人员的安全。基于安全可靠系统设计测试验证的方法能够模拟和仿真被测系统外部交联系统的测试环境, 提供常用的实时信号接口组件和故障注入组件, 从而实现系统可靠性和安全性测试。



DO-178B 与 DO-178C 对数据耦合与控制耦合要求与变迁



简介: 高继伟先生自 2007 年至今担任上海创景信息科技有限公司北方区技术总监, 一直致力于高安全技术方案研究和实践, 在软件测试技术及 MBSE 方面积累了丰富的项目工程经验。精通 SYSML 建模语言及主流建模方法, 实际参与中国商飞北研、航天、航空等多个客户的 MBSE 项目咨询与实施工作。多年从事系统软件开发验证领域的方案以及产品支持经验, 对 ARP4754A、DO178 B/C、ARP4761、EN50128、ISO26262 等标准有深入的了解与研究。

摘要: 2017 年 C919 成功实现首飞, 2019 年 7 月 104 架 C919 首飞成功, 再次为国内民用飞机的发展奠定了基础、提升了信心, 但不可否认的是民机事业还任重道远, 其中民机适航审定至关重要。在本次演讲中将对数据耦合/控制耦合的基本概念, DO-178B 与 DO-178C 对数据耦合/控制耦合具体要求, DO-178C 在数据耦合/控制耦合要求有哪些变化等内容做深入的探讨与交流, 为国内航空航天/国防军工高安全项目提供一些参考。

基于 GJB-9433 的 FPGA 自动化测试平台的技术探讨



简介: 徐小艾, 北京理工光电工程系毕业。上海迪真计算机科技有限公司技术总监。多年来一直从事 FPGA 及嵌入式测试验证, 专攻形式化验证。多次参与航空/航天/电子/核/兵器等多型号的高安全性系统/子系统测试验证工作如翼龙/光电制导/导引头/机载雷达/机载机电管理系统/燃油控制系统/华龙系列核反应堆控制系统/加密信息传输系统等。

摘要: 随着 GJB-9433 的颁布, 结合对多个 FPGA 研发、测试部门的技术现状、手段的调研, 我们认为需要一种面向 GJB、涵盖从单元测试到配置项测试且支撑多种测试类型具体实施的 FPGA 自动化测试平台, 来支撑对 FPGA 软件进行有体系性、有效、

快捷的测试验证工作:

- 如何规范高效地满足 GJB 的测试级别和各种测试类型要求
- 如何实现特别消耗人力的代码结构覆盖率测试的高度自动化
- 如何实现对 FPGA 软件的基于需求的全面充分快速的功能/接口/时序/安全性/性能等验证
- 如何实现从单元级测试到配置项级测试的平滑过渡和阶段性测试数据的无缝衔接和流转
- 如何实现整个测试验证流程的高度自动化, 使得测试人员的时间精力真正聚焦于问题数据的理解分析, 而不是花大量精力去学习掌握各种点工具的具体使用来获得数据
- 如何实现特别消耗人力的符合 GJB 的测试文档生成的自动化

面向 DevSecOps 的代码安全检测技术



简介: 林鹏, 北京关键科技股份有限公司科研事务系统技术总监, 清华大学博士, 副研究员, 长期从事信息系统软件测试、网络安全领域研究, 发表科技论文 20 余篇, 获得部级科技进步二等奖 2 项、三等奖 2 项, 以及多项国家发明专利和软件著作权。

摘要: 2017 年和 2018 年, Gartner 连续两年将面向 DevSecOps 代码成份分析技术列为年度十大安全项目, 软件代码的漏洞检测和成份分析技术是当前国内外软件行业关注的技术热点, 在信息系统软件开发、漏洞扫描、安全运维等方面具有重要用途, 商业价值巨大。

软件单元测试: 从“很好但很难”到“更好而不难”



简介: 王彤, 南京创联智软信息科技有限公司技术顾问; 软件单元测试、集成测试实践专家; 专注于自动化单元测试的研发 16 年; VISUAL UNIT 自动化单元测试工具的创始人之一; 表格驱动的单元测试技术荣获三项发明专利; 可视编程(利用单元测试高质量高效率开发)技术的主要设计者。

摘要: 业界对单元测试的普遍看法是: 意义重大、很有必要, 但是太难、太费时间, 做不下去。本讲座将阐述单元测试实践中关键难题, 演示解决这些难题的技术与方法, 展示如何让单元测试高效且不难。本讲座还介绍如何让单元测试“更好”: 利用单元测试实现可视编程, 在提升开发效率同时, 使代码充分测试, 实现显著提高开发产能。



模型驱动的网络化嵌入式软件测试



简介: 邓霏, 中国工程物理研究院计算机应用研究所, 高级工程师, 主要研究方向为软件分析与验证、自动化测试等, 主持或参与了国防基础科研重点项目、国防科工局技术基础、中物院重大专、中物院所长基金等课题研究, 在 ICST、SEKE 等会议和期刊发表论文 10 余篇。负责研发了 VsimTP 全数字仿真软件测试平台、CosimRT 半实物仿真测试平台, 以及多个装备型号软件第三方确认测试、定型测评, 在装备嵌入式软件测评、测试平台研发等方面具有丰富的实战经验。

摘要: 嵌入式系统呈小型化、智能化、集成化、网络化发展趋势, 系统的“软件密集型”形态日益凸显。网络化嵌入式软件具有分布式、多节点、交互逻辑复杂、时序严格等特点, 如何对网络化嵌入式软件进行高效、充分的测试成为工业界的重要挑战。本报告针对网络化嵌入式软件目前在测试分析设计、测试执行、测试总结与质量评价等方面面临的问题与挑战, 分享我们在“模型驱动的嵌入式软件测试分析设计”、“嵌入式软件全数字半实物分布式协同仿真测试”、“软件可信性度量与评估”三方面的思考、研究、成果与实践。

航天嵌入式虚拟测试实践



简介: 郭向英, 男, 研究员, 航天科技集团五院 502 所计算机应用专业硕士毕业, 现任北京轩宇信息技术有限公司技术总监。长期从事航天嵌入式软件研发、测试以及测试工具研发工作。曾获国防科技进步奖二等奖、军队科技进步一等奖。近年来主要专注于嵌入式软件可信保证技术研究和工具研发, 承担了国家自然科学基金、863、核高基等多项软件相关研究课题。

摘要: 介绍了航天嵌入式软件及其测试环境的特点, 分析了传统的基于硬件的测试环境所存在的问题, 提出了基于硬件虚拟化技术的纯软件仿真的测试环境, 并分析了其相对于硬件环境的优势。对多个利用虚拟化环境进行航天嵌入式软件测试的应用案例和应用效果进行了详细介绍。最后对虚拟测试环境的体系结构和关键技术进行了分析, 并展望了未来几年虚拟测试的发展思路。

基于知识的软件智能分析验证技术



简介: 刘畅, 博士/高工, 北京航空航天大学可靠性工程研究所, 主要负责软件功能安全、软件可靠性与安全性、软件测试验证方向研究。作为主要负责人承担航空、航天、电子等软件测试、可靠性、安全性项目数十项, 预研、科研、标准多项; 曾任型号软件工程专家组成员; 军工领域软件可靠性与安全性培训授课多次; 国内首个《软件功能安全白皮书》指导专家组成员。

摘要: 目前, 缺乏高效软件缺陷数据管理与知识复用技术, 导致数据资产浪费、分析验证效率低下。“基于知识的软件智能分析验证”依据标准要求, 基于知识工程与人工智能, 以缺陷数据和软件需求为输入, 进行精细统计、知识获取、智能预测等处理, 精确输出缺陷数据、失效模式、设计策略等知识, 已在航空、航天等型号中成功应用, 形成智能化分析验证能力, 有效识别设计安全隐患。本汇报包括知识工程构建、智能分析验证方案、典型案例与工具平台等。

航天嵌入式软件整数溢出问题的形式化验证方法



简介: 高猛, 男, 高级工程师, 航天科技集团五院 502 所软件检测站副主任/五院软件专家组成员。长期从事航天器软件第三方评测、软件产品保证技术研究等方面的工作。参与完成了五院院长六号令起草和编制。主持完成 1 项航天科技集团质量提升工程科研课题、1 项集团公司行业标准编制, 参与完成 6 项五院院级标准编制。公开发表学术论文 9 篇, 参与编写专著 2 项目。

摘要: 整数溢出引起的软件系统安全性问题屡见不鲜。结合实例, 对航天嵌入式软件整数溢出问题的分布和特征进行了研究。在 Clarke 等人有界模型检测研究的基础上, 针对整数溢出变量的传递性和无后效性特征提出了基于静态单赋值形式 SSA (static single assignment) 的程序约简技术; 同时针对现有模型检测技术不能有效支持中断驱动型程序的整数溢出问题检测, 提出了基于干扰变量的中断驱动程序顺序化方法。通过 Siemens 标准验证程序和某航天器控制软件的实验验证, 说明该方法在保证整数溢出问题检出率的前提下, 提高了检测效率。



软件测试中的质量评价为什么难以服“众”



简介：惠战伟，陆军工程大学（原解放军理工大学）软件工程博士后科研流动站博士后，CCF 容错计算专委会助理秘书长，分别于 2005 年、2009 年、2015 年在解放军理工大学取得学士、硕士、博士学位。作为第一作者（通信作者）在 ASE、ISSRE、COMPSAC、QRS 等 CCF A 类、B 类、C 类会议发表论文 6 篇，在 IEEE TR、IET Software、SQJ 等 SCI 期刊发表论文 7 余篇，申请/获得国家发明专利 11 项，获得解放军理工大学优秀博士论文奖、江苏省计算机学会优秀博士学位论文奖、中国指控学会优秀博士论文提名奖、军队及省部级科技进步二等奖、三等奖各 1 项。主持国家国家重点研发计划子项目 1 项、国家自然科学基金青年项目 1 项、江苏省自然科学基金青年项目 1 项、国家博士后基金面上项目 1 项、军队横向软件测评项目 8 项，参与并完成国家“863”计划等基金项目 6 项。

摘要：安全关键软件测试中，需要对不同的研究对象进行质量评价。例如，被测件经过测试，需要评价其质量；测试活动结束后，需要评价其测试质量；不同的测试机构完成测试项目，需要评价各个机构的质量；不同的测试人员也需要进行质量评价。然而，当前的现状是，这些评价结果难以获得大家的信任，特别对于测试来说，通常都是重测试、轻评价。针对这个问题，报告将给出一种 Top-down 的评价模型。



Forum 3: 第二届存储容错与存储计算论坛

2019 年 8 月 16 日, 13:30-17:30

二层 89 会议室

论坛主席	石亮 华东师范大学, lshi@cs.ecnu.edu.cn		
论坛简介	存储技术, 包括闪存存储技术, 新型存储技术已经被广泛应用于各类计算系统。最近闪存中开始采用近似存储、近数据存储以及新型存储, 如 MRAM, ReRAM 等开始采用存储计算技术实现性能、可靠性等多个角度的大幅度提升。本论坛中, 我们邀请了领域内的专家学者展开存储容错与存储计算论坛, 旨在讨论多种类型的存储在近似、近数据以及存内计算的特点和差异, 从而为未来存储技术的设计提供重要思路。本论坛我们邀请到了华为技术有限公司、北京航空航天大学、山东大学、东南大学、以及计算所等的多位专家学者展开技术交流。欢迎各位参加。		
时间	报告题目	讲者	单位
13:30-13:35	开场: 存储容错与计算论坛介绍	石亮	华东师范大学
13:35-14:05	3D NAND 大容量存储器新型错误编码机制	陈杰智 教授	山东大学
14:05-14:35	认知存储器 (Cognitive SSD)	王颖 副研究员	中国科学院
14:35-15:05	自旋电子技术: 从存储到存算一体	康旺 副教授	北京航空航天大学
15:05-15:35	高能效 FPGA 片上存储架构设计 及资源管理方法研究	鞠雷 副教授	山东大学
15:35-16:00	茶歇		
16:00-16:30	低电压 MRAM 存储芯片关键电路设计	蔡浩 副教授	东南大学
16:30-17:40	Panel: 存储介质的可靠性问题和存储介质的计算		



报告介绍

3D NAND 大容量存储器新型错误编码机制



简介: 陈杰智教授, IEEE 高级会员, 2009 年博士毕业于东京大学, 2010 年入职日本东芝研发中心, 从事纳米器件、闪存存储器、以及 SSD 固态硬盘的研究, 于 2016 年到山东大学任教。目前其主要研究方向包括: 非挥发性存储器可靠性机制, 纳米器件可靠性物理、新型存储材料与集成、以及云存储芯片指纹的设计。其主要学术成果于 2008-2019 年间十余次在微电子领域顶级国际权威器件研究会议 IEDM 和 VLSI Technology 做报告, 并已经获得二十项美国专利授权和日本专利授权。为 IEEE IEDM 国际电子器件会议技术委员, IEEE SNW 硅纳电子器件会议技术委员, IEEE IRPS 国际可靠性物理会议技术委员, 以及 IWDTF 国际电子器件薄膜介质会议技术委员。

摘要: 随着大数据和人工智能等新兴技术的兴起, 需要存储分析的信息正在爆炸式地增长。为克服器件尺寸缩小所面临的物理极限, 继续提高集成密度, 三维立体闪存存储器(3D NAND)将取代二维平面闪存存储器(2D NAND)成为未来十几年大容量非挥发存储器的主流产品形态。相对于平面架构, 3D NAND 可以提供更大的存储密度, 更低的产品成本和更高的可靠性特性。然而, 由于 3D NAND 的特殊单元结构和制备工艺, 其可靠性问题与 2D NAND 有很大不同。本报告将基于 3D NAND 大容量存储器特有的可靠性物理机制来深入探讨 Raw NAND 可靠性评测所观测到的新型编码错误。

认知存储器 (Cognitive SSD)



简介: 王颖博士, 中科院计算所副研究员, 硕导, 中国科学院大学获得计算机体系结构博士学位。主要研究方向包括集成电路设计自动化, 容错体系结构, 物端人工智能系统, 高效芯片设计与存储系统设计。共发表 30 余包含 IEEE TCAD, TPDS, TVLSI 等在内的 SCI 论文, 以及 60 余篇包含 DAC, ICCAD, DATE, ATC 等在内的重要集成电路与计算机系统结构领域国际会议论文。王颖博士曾于 2017 年入选中国科协青年人才托举计划, 并于同年获得 Intel-CCF 青年学者奖。2016 年获得 IEEE Rebooting LPIRC 低功耗图像识别赛冠军, 以及 2018 年 DAC SDC 图像识别挑战赛一项冠军。此外, 他还担任多个国际期刊如 IEEE TVLSI, TCAD, TC 等期刊审稿人。

摘要: 数据的爆炸式增长对存储系统的容量, 性能等要求不断提高, 也使得快速定位目标数据, 以及高效地从大规模存储数据中分析提取关键信息成为目前的迫切需求。然而, 在传统的以计算为中心的体系结构中, 数据请求在下发到底层存储之前, 需要经过系统复杂且冗长的 I/O 软件栈, 并穿越缓存, I/O 接口, DRAM, 以及多级 Cache, 才能到达数据处理单元, 数据搬运所造成的性能与功耗开销已成为提高数据处理系统性能亟需解决的障碍, 因此如何利用近数据计算技术 (Near Data Processing) 提升存储系统能效成为新一代的研究热点。目前, 深度学习在各个领域的突破使得深度学习芯片大放异彩, 然而, 目前深度学习芯片部署在以计算为中心的结构中无法解决冗长的数据搬运路径和软件栈导致的问题。因此, 我们提出了基于固态硬盘的 Cognitive SSD 系统, 通过利用近数据深度学习加速技术 (Near Data Deep Learning, NDDL), 将深度学习处理器嵌入到存储设备中, 设计了认知存储系统的控制与访问接口, 并实现了集成低功耗深度学习加速器的认知存储主控芯片, 使得计算单元能够直接从存储介质中获取数据, 缩短数据的传输路径, 减少数据的迁移次数。同时, 通过优化存储内部数据布局, 该系统可以充分利用存储内部带宽来满足深度学习处理器的带宽要求。另一方面, 该系统可以独立响应数据分析处理请求, 简化了上层软件栈, 降低了系统的功耗, 提高了数据处理系统的性能。目前, 该系统可以用于为高效数据中心乃至边缘计算设备提供高能效的图像/视频检索, 文件分类, 数据格式转换等功能解决方案。

自旋电子技术: 从存储到存算一体



简介: 康旺博士于 2014 年在北京航空航天大学与法国巴黎大学分别获得微电子学与物理学双博士学位; 从 2015 年到 2017 年, 他在北航计算机学院做博士后; 自 2018 年起, 他成为北航微电子学院副教授。他的研究方向包括自旋电子及其相关的器件、电路和架构, 目前专注于自旋存算一体芯片与斯格明子电子学。他撰写过 3 部专著章节, 20 余项发明专利 (授权 11 项), 发表 SCI 期刊与国际会议论文 80 余篇, 包括 10 余篇邀请报告, 其中 4 篇 ESI 高被引/热点论文, H 因子 22, 总被引 1700 余次 (Google Scholar 统计), 代表性论文包括 Proc. IEEE, IEEE Trans. Computers, IEEE Trans. Circ. Syst. I: Reg. Papers, IEEE Trans. Electron Devices, IEEE Electron Devices Lett., IEEE Trans.



Nanotechnology, Physical Review Applied, Nanotechnology, DAC, DATE, ASP-DAC 等。他目前是 Elsevier 微电子杂志的客座编辑。

摘要：自旋电子技术被认为是后摩尔时代最有潜力解决漏电流问题的非易失性微电子技术之一。自旋电子技术最早应用于硬盘读写磁头，并带来了大容量信息存储的革命。此后，自旋电子技术被应用于磁性随机存储器，从 2006 年商用化的磁场驱动 Toggle-MRAM 到 2012 年的垂直电流驱动 STT-MRAM，再到目前研发的面内电流驱动 SOT-MRAM 与电场驱动 VCMA-MRAM，每一代技术的更新迭代都带来了速度、功耗、容量等性能的大幅提升。与此同时，MRAM 也带来了计算架构的革新。在冯诺依曼计算架构中，由于处理器和存储器物理分离以及两者之间的性能不匹配，数据传输带宽和功耗已经成为性能进一步提升的关键瓶颈，尤其在大数据人工智能时代，这一瓶颈得到无限放大。存算一体技术，旨在实现存储与计算融合，为后摩尔时代微电子领域开辟了一个新方向。自旋电子技术因其固有的处理能力，为实现存算一体提供一种高效的实现介质。在本报告中，我将简述自旋电子技术从存储到存算一体的发展历程与现状，尤其是在智能边缘计算的驱动下，自旋存算一体技术的应用前景。

高效 FPGA 片上存储架构设计及资源管理方法研究



简介：鞠雷，山东大学网络空间安全学院副教授。2010 年于新加坡国立大学计算机学院获得博士学位。研究方向为面向新兴应用的计算机系统软硬件协同设计与优化。近年来作为项目负责人承担国家级课题 2 项，省部级课题 3 项，并与华为、航天研究院等企事业单位展开产学研合作。在 TCAD、TECS、DAC、DATE、CODES+ISSS、RTAS 等设计自动化、嵌入式与实时系统领域的国际知名会议及期刊上发表论文 30 余篇，论文他引次数 900 余次。已获授权国家发明专利 15 项，并完成发明专利成果转让 2 项。目前担任中国计算机学会容错计算专委会委员、体系结构专委会委员。担任 SCI 期刊 JCSC 副主编，以及包括 RTSS、DAC、DATE、LCTES 在内的多个国际顶级学术会议的程序委员会委员。

摘要：随着 FPGA 在大数据处理及机器学习等访存密集应用领域的广泛使用，设计高效的 FPGA 片上存储架构及资源管理方法成为相关领域的热点研究问题之一。目前 FPGA 芯片多依靠基于 SRAM 器件的片上可配置 BRAM 减缓 FPGA 计算速度与主存访问速度之间的内存墙问题。然而，受摩尔定律放缓的制约，增加 BRAM 容量以满足应用对访存带宽指数级增长的需求变得越来越困难。另一方面，现有的 FPGA 开发工具链多依赖程序设计人员对 BRAM 资源进行管理，在增加开发成本的同时，往往无法达到资源的充分利用。针对上述问题，本报告首先探讨了一种基于非易失性存储器件的动态可配置 FPGA BRAM 架构及对应的 EDA 设计与管理策略。在此基础上，我们进一步研究了针对 CPU-FPGA 片上异构多处理器架构，在 FPGA 高级综合（High-level synthesis, HLS）过程中，通过自动化数据布局策略对 FPGA 数据访存达到多存储空间的协同优化，以实现对存储资源的高效利用。在上述初步研究成果的基础上，本报告将对相关领域可能的下一步研究工作展开探讨。

低电压 MRAM 存储芯片关键电路设计



简介：蔡浩，东南大学国家 ASIC 工程中心副教授，博士毕业于法国巴黎高科电信学院，2011 年至 2017 年间，参加欧盟科技署项目欧盟尤里卡计划(Catrene-Eureka)，参与法国科研署(ANR)国家项目一项，意法半导体纳米 2017 专项等科研计划。目前研究方向为新型存储与器件的混合集成电路设计，负责国家重点研发计划子课题一项。

摘要：MRAM 对未来的信息存储处理技术产生了革命性的影响。在先进工艺节点构成的 MRAM 电路中，通过降低供电电压来片面追求极低功耗会导致电路性能急剧下降，异质集成下工艺-电压-温度（PVT）的偏差会导致 MRAM 读写性能摆动严重，进而引起写入与读取失效率的增加。当前 MRAM 也受写入速度的制约，如何提高写入能效亟待解决。报告将讨论 MRAM 关键电路设计方法用于缓解上述问题。

Panel: 存储介质的可靠性问题和存储介质的计算

主持：康旺（北京航空航天大学）和陈杰智（山东大学）

嘉宾：徐君（华为），蔡浩（东南大学），鞠雷（山大），王颖（计算所）石亮（华师大）



Forum 4: 海量计算和存储可靠性论坛

2019 年 8 月 16 日, 13:30-17:30

二层 95 会议室

论坛主席	王式文 阿里巴巴, shengqing.wsw@alibaba-inc.com		
论坛简介	云计算产业自诞生以来一直保持迅猛的发展势头, 并成为整个社会的基础服务。作为社会的基础服务, 提升云计算的稳定性至关重要。可靠性技术在不断的发展, 面对海量计算和存储, 如何有效、可实施的提升稳定性将是核心话题。本论坛中, 我们邀请领域内的专家学者和企业技术专家共聚一堂, 探索海量计算和存储可靠性技术, 针对产业界的可靠性现状和技术实践, 结合学术界的创新性思维和技术, 探索软硬件一体化的可靠性技术解决方案。欢迎各位参加。		
时间	报告题目	讲者	单位
13:25-13:30	开场: 海量计算和存储可靠性论坛介绍	王式文	阿里巴巴
13:30-14:00	基于开源软件的云计算平台 可信计算技术与实践	江建慧 教授	同济大学
14:00-14:30	大规模下高稳定性基础云服务器的 系统体系建设	郑旭东 资深技术专家	阿里巴巴
14:30-15:00	基于深度学习的海量服务器存储系统的 故障预测	蒋 力 副教授	上海交通大学
15:00-15:30	云计算大规模服务器硬件可靠性保障	王式文 高级技术专家	阿里巴巴
15:30-15:50	茶歇		
15:50-16:20	大规模数据中心硬盘故障预测分析	何 诚 高级算法专家	阿里巴巴
16:20-16:50	内存故障处理和恢复	Youquan Song Senior Staff Software Engineer	Intel Corp
16:50-17:20	全球数据中心复杂场景下面向百万服务 器的管理框架	陈立波 高级技术专家	阿里巴巴



报告介绍

基于开源软件的云计算平台可信赖计算技术与实践



简介：江建慧，博士，教授，博士生导师。现任同济大学软件学院副院长，兼任中国计算机学会容错计算专业委员会副主任、中国计量测试学会集成电路测试专业委员会副主任、上海市高等教育学会高校计算机专业委员会主任，《同济大学学报（自然科学版）》编委会委员等职。曾任同济大学计算机科学与技术系副主任、主任。长期从事容错计算、系统与网络安全（security）、测试与诊断等方向的理论研究和技术开发。完成了国家级、上海市和企业合作项目近 40 项。多项成果用于企业产品生产线、技术服务平台和工程项目。发表论文 200 多篇，SCI/EI 收录 100 多篇，出版技术专著和教材各 1 部。获华为无线网络产品线“2015 年价值合作成果奖”、上海市科技进步一等奖、上海市教学成果一等奖、宝钢教育基金优秀教师奖等。

摘要：随着信息技术的广泛应用，集成电路、计算机、网络和软件的可信赖性（dependability）变得越来越重要。云计算平台包含大量的虚拟设备资源，其配置一般取决于其上部署的应用。因此，确保虚拟设备资源的高可信赖性，将为高可信赖云服务提供坚强保障。相对本地计算资源而言，尽管云计算平台的可信赖性得到了提升，但从总体上看，特别是对于基于开源软件所构建的云计算平台而言，与应用的可信赖性需求的增长趋势相比，仍有很多难题需要去解决。本报告围绕基于开源软件的云计算平台，介绍云计算平台可信赖计算技术发展现状、基于日志的故障诊断、分布式多层次检查点系统、基于失效预测的软件重构、可信赖计算机机制的验证等可信赖计算技术的研究和实践进展，并讨论当前和未来所面临的技术挑战和机遇。

大规模下高稳定性基础服务器的系统体系建设



简介：郑旭东 资深技术专家 阿里巴巴

摘要：系统稳定性是各个 IT 系统的核心指标。整个 IT 届投入大量的人力物力，建立了各种各样的测试方法论，软件设计方法论，各种流程保障等，来提升系统的稳定性。在当前的核心系统中，大量使用了分布式软件设计，两地三中心来提升系统稳定性。本文将从基础服务（IAAS）层的视角，讲讲我们怎样系统化的提升底层基础服务的稳定性。通过系统化的设计，故障预测，发现和动态规避，来在 x86 服务器上提供 10 倍于硬件稳定性的云上 IAAS 服务。

基于深度学习的海量服务器存储系统的故障预测



简介：蒋力，博士，上海交通大学副教授。于 2007 年获得上海交通大学计算机科学与技术专业学士学位；于 2013 年在香港中文大学计算机科学与工程系获得博士学位。近 5 年以来，已发表国际会议和期刊论文 40 余篇；这些期刊、会议论文包括 TCAD，TC，MICRO，DAC 等，皆为体系结构与电子系统设计等领域的旗舰会议和顶级学术刊物。曾获 23 届亚洲测试会议最佳博士论文奖，国际计算机辅助设计大会最佳论文奖提名，IEEE 芯片测试技术委员会 E. J. McCluskey Doctoral Thesis Award 亚洲区决赛第一名。2019 ACM 上海新星奖。目前的研究兴趣为边缘计算、AI 加速器设计、AI 辅助硬件系统优化等。主持与参与国家自然科学基金青基金，国家自然科学基金重点项目，上海市青年英才杨帆计划，上海市自然科学基金等；（2014，2017 年度）CCF-腾讯犀牛鸟创意基金，以及华为、中兴通讯和阿里巴巴等企业横向课题。开发的系统成功的应用于无人机电子系统、阿里巴巴数据中心等多个行业应用领域。

摘要：磁盘和内存故障已经是引起服务器宕机的首害。一种积极的措施是根据运行时的系统监控日志进行故障预测，并对高风险磁盘进行隔离与数据备份。监控日志中的静态数据，时间序列数据都可能蕴含存储硬件异常行为特征和信息。然而，若要引入机器学习（或深度学习）来进行故障预测，仍需克服一系列挑战。首先，大规模分布式集群中会使用多种存储产品，产品的差异性导致了训练数据有严重的一致性问题；其次，我们尚缺乏能对此类静态特征、时间序列数据进行有效学习的模型，时域上的噪声会严重影响预测故障时间的准确性；最后，在历史系统日志中，异常/故障样本相比于正常样本极少，这种不平衡极大地影响了学习过程。不但会讨论这些问题，而且也提出了一些可行的解决方法。



云计算大规模服务器硬件可靠性保障



简介：王式文 高级技术专家 阿里巴巴

摘要：云计算走向社会基础服务，形成规划化是必然的趋势。服务器作为云计算的硬件载体，由 CPU、内存、硬盘、主板等各个部件组成，是电子器件的集成体。和软件不同的是，随着时间推移，受器件寿命限制和器件失效，硬件存在失效和故障。在云计算规模效应下，硬件可靠性成为严峻挑战，如何保障服务器硬件的可靠性，是一个复杂的系统性工程。本报告将介绍规模云计算，服务器硬件可靠性的技术思考、实践和探索。

大规模数据中心硬盘故障预测分析



简介：何诚 高级算法专家 阿里巴巴

摘要：随着云计算技术及应用的规模化普及，大规模数据中心设备问题和故障发生成为了一种不可避免的常态。硬盘等存储设备，作为最主要的服务器核心部件之一，由于数量巨大且应用频繁，经常会出现不同程度的问题和故障，从而影响云计算的稳定性和数据的安全。尽管业界和学术界对于硬盘故障预测有过长期研究，但还是缺乏在大规模生产环境中的应用和落地。阿里云智能基础设施智能化团队，提出创新的硬盘故障预测方案，能够应对生产环境中数据不均衡、数据和标注噪音、数据分布变化等各种挑战，提升了预测的准确率和覆盖率。同时，智能化算法结合具体阿里云应用设计了整体解决方案闭环落地，在硬件、业务、用户等不同层面，进行了完整的评估和可解释性分析。

内存故障处理和恢复



简介：Youquan Song, Senior Staff Software Engineer, Intel Corp

摘要：内存故障在数据中心运维里属于易发且影响严重的一类问题，据不完全统计当前内存故障占服务器系统故障约为 30%，加之考虑近年内存价格高企，对内存故障的识别和从系统层面解决就显得尤为重要。英特尔从平台角度提出的方法论包括（但不限于）内存故障分类，故障预测，故障报告，故障纠正和修复，并从 CPU 和 DCPMM 等产品角度提供支持。本次报告会择取部分方法，着重于实现性和效果性做详细介绍。

全球数据中心复杂场景下面向百万服务器的管理框架



简介：陈立波 高级技术专家 阿里巴巴

摘要：云计算已经像风火水电一样，成为当今社会重要的基础设施。一旦它出现问题，会影响整个社会的正常运作。所以如何保障云数据中心安全就成为时下最重要的课题。目前各大互联网公司少则几十万多则拥有上百万的服务器，服务器的安全稳定就是重中之重，单机故障常规的容灾手段都可以应对，但批量问题常常是批次，影响的范围有高度不确定性，所以如何应对批量问题是我们面临的最大挑战。为此阿里巴巴研发了一整套批量问题管理技术，该技术依赖大数据和智能算法对线上服务器运营情况进行监测，从而实现了从批量问题预测到诊断到自愈的闭环能力。该技术已经在阿里巴巴数据中心落地，是重要的基石系统。



Forum 5: 开源 EDA 和开源 IP 路线论坛

2019 年 8 月 16 日 13:30-17:30; 2019 年 8 月 17 日 09:00-12:00

二层 96 会议室

论坛主席	罗国杰 北京大学, gluo@pku.edu.cn		
论坛简介	目前开源的思潮和运动影响到硬件设计领域。近年开源 IP 的典型例子是广泛关注的开源 RISC-V 指令集及其开源微架构实现。而国际上也开始关注开源 EDA 的话题, 例如美国 qflow 和 OpenROAD 以及印度的 VSDFlow 等项目。本论坛邀请 EDA 和 IP 领域的研究者和实践者, 简介其方向的基础知识和发展动态, 探讨开源 EDA 和开源 IP 的方式对于科学研究和工业生产的可行路径和风险。		
8 月 16 日	报告题目	讲者	单位
13:25-13:30	开场: 开源 EDA 与开源 IP 路线论坛介绍	罗国杰	北京大学
13:30-14:00	开源 EDA 之测试综合: 衔接前端和后端设计的 EDA 技术	李华伟 研究员	中科院计算所
14:00-14:30	VLSI 布局研究与 CEDA DATC Flow	陈建利 博士	福州大学
14:30-15:00	开源 EDA 之电源验证技术: 趋势和挑战	卓成 研究员	浙江大学
15:00-15:30	高层次综合: 技术、方法和开源软件	杨帆 教授	复旦大学
15:30-15:50	茶歇		
15:50-17:30	Panel 1: 应否投入开源 EDA 流程建设?		
8 月 17 日	报告题目	讲者	单位
09:00-09:05	开场: 开源 EDA 与开源 IP 路线论坛介绍	罗国杰	北京大学
09:05-09:30	多数逻辑代数及其逻辑综合方法	储著飞 副教授	宁波大学
09:30-09:55	芯来科技引领 RISC-V 国内的产业化落地	胡振波 创始人和 CEO	芯来科技
09:55-10:20	以开放工具链构建开源 SoC 设计方法学	马立伟 CPU 研发部总监	赛昉中国
10:20-10:50	茶歇		
10:50-11:15	敏捷开发实践与开源 EDA 工具链	解壁伟 助理研究员	中科院计算所
11:15-12:00	Panel 2: RISC-V 开源生态对开源 EDA 和其他开源 IP 的需求		



报告介绍

开源 EDA 之测试综合：衔接前端和后端设计的 EDA 技术



简介：李华伟，中科院计算所研究员，博士生导师，科学中国人 2017 年度人物。2001 年在中科院计算所获得博士学位，2009-2010 年在美国 UCSB 大学访问；现任中国计算机学会容错计算专业委员会主任，中国计量测试学会集成电路测试专委会副主任兼秘书长。担任《IEEE Transaction on VLSI Systems》、《计算机辅助设计与图形学学报》、《计算机研究与发展》编委，IEEE 亚洲测试会议指导委员会副主席。主要从事集成电路测试验证、容错设计和设计自动化研究，发表学术论文 200 余篇，授权发明专利 27 项。研究成果荣获国家技术发明二等奖、北京市科技一等奖、中国质量技术一等奖等多个奖项。

摘要：在芯片制造过程中，材料的不纯和缺陷、设备的不完善、工艺的不稳定性以及设计的问题等等都是引起故障的原因，芯片制造出来后每一片芯片都要进行测试，为了使测试达到高故障覆盖率以保障芯片质量，必须在芯片设计阶段添加辅助测试的电路，又称为测试综合。测试综合处于 EDA 工具链的中间环节，一般在前端设计初步完成之后介入，确定可测试性设计方案，在验证通过的网表上进行测试综合，并评估测试覆盖率；完成测试综合之后进行后端的物理设计，物理设计在布局布线过程中会对测试电路进行调整，需要返回网表进行进一步的测试电路的验证、生成最终用于芯片测试的测试向量集。本报告首先介绍测试综合 EDA 的基础知识、发展动态、业界现状，然后分析测试综合相关 EDA 软件的开源情况，探讨测试综合在开源 EDA 环境下如何发挥作用。

VLSI 布局研究与 CEDA DATC Flow



简介：陈建利博士主要研究方向为超大规模集成电路物理设计中的布局问题。陈建利博士主持国家重点研发计划课题，国家自然科学基金项目、福建省杰出青年基金等项目，申请和授权集成电路方面的国家发明专利 12 项，软件著作权 12 项，实现成果转化 1 项。近三年，陈建利博士获得国际集成电路电子设计自动化学术会议 DAC 2017 最佳论文奖、国际集成电路计算机辅助设计学术竞赛 CAD Contest @ICCAD 2017 第一名；2018 年首届中国计算学会（CCF）集成电路 Early Career Award、2018 年国际计算机辅助设计会议 ICCAD 最佳论文提名奖、CAD Contest @ICCAD 2018 第一名；2019 年 ICCAD 领域最佳论文、EDAThon 2019 冠军等，并担任 DAC、ICCAD、ASP-DAC 等会议程序委员会委员。陈建利博士于 2018 年 1 月起担任 IEEE CEDA 设计自动化技术委员会委员。

摘要：布局是超大规模集成电路（VLS）物理设计自动化的引擎，是典型的大规模 NP 困难问题，对集成电路的性能指标，如时延、可布通性、功耗、可靠性等都有着重大影响。近年来，随着电路芯片集成度的不断提高和芯片上单元规模的快速增长，对 VLSI 布局问题的模型及其算法设计提出了巨大的挑战，目前依然很难实现理想的芯片布局。从布局问题所蕴含的数学理论特性角度出发，本报告讨论数学方法在集成电路中布局中的运用。此外，报告也将介绍 IEEE 电子设计自动化学会（CEDA）近几年所提出和不断完善，且可提供给所有集成电路设计自动化研究者使用的设计自动化流程（DATC Flow）。

开源 EDA 之电源验证技术：趋势和挑战



简介：卓成博士，于 2010 年美国密歇根大学-安娜堡获得博士学位，2011-2016 在英特尔公司任主任研究员，2016 起在浙江大学任研究员，博士生导师，2016 年美国圣母大学访问教授，2017 年日本大阪大学客座教授。主要研究集成电路设计自动化及低功耗设计，研究成果曾获 DAC'16 及 CSTIC'18 最佳学生论文提名，DACSDC'18 竞赛第二名及 DACSDC'19 竞赛第三名等。担任 DAC、ICCAD、ASP-DAC 等多个会议程序委员会委员，异构集成路线图工作组成员，IEEE Trans. CAD、Elsevier Integration 等多个期刊编委。

摘要：电源验证是超大规模集成电路 Sign Off 必不可少的一部分，对于芯片时延、功耗、可靠性、成本等有着重要影响。近年来，随着电路芯片集成度的不断提高和芯片电压的下降，芯片电压容限不断减少，也对电源验证、优化及修正提出了巨大的挑战。本报告将从电源验证的基本模型出发，探讨电源验证在不同设计阶段的应用和区别，然后将讨论其发展动态和业界现状，最后探讨开源 EDA 的挑战和可能性。



高层次综合：技术、方法和开源软件



简介：杨帆，复旦大学微电子学院教授，主要研究方向为集成电路计算机辅助设计。已在本领域的重要国际期刊和会议包括 IEEE Trans. CAS-I、IEEE Trans. CAD、IEEE Trans. VLSI、IEEE/ACM DAC、IEEE/ACM DATE 等上发表论文数十篇。2012 年获上海市自然科学一等奖，获 2018 年 Integration, the VLSI Journal 最佳论文奖，获 DAC'2014、ASPDAC'2017、DAC'2017 最佳论文提名。2018 年获国家自然科学基金委优秀资助。

摘要：高层次综合将高层次语言描述转化为寄存器传输级描述，可以有效提升设计层次，提高设计效率。该报告将介绍高层次综合的关键技术包括编译、调度、绑定、存储分配和控制等技术，并简要回顾国际上的研究进展及开源高层次综合工具，为国内的开源高层次综合工具开发提供参考。

Panel 1： 应否投入开源 EDA 流程建设？

主持：罗国杰

嘉宾：李华伟、杨帆、陈建利、卓成、喻文健（按姓氏笔画排序）

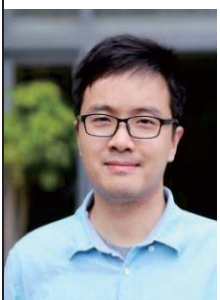
多数逻辑代数及其逻辑综合方法



简介：储著飞，安徽潜山人，1986 年 10 月生，宁波大学信息科学与工程学院，博士，副教授，硕士生导师。2008 年毕业于山东大学(威海)电子信息科学与技术系，获得理学学士学位；2011 年和 2014 年在宁波大学通信与信息系统专业分别获得工学硕士和博士学位，随后留校任教。2016 年赴瑞士洛桑联邦理工学院开展为期一年的博士后研究工作，师从国际 EDA 名家 Giovanni De Micheli 教授。2019 年在国家自然科学基金委信息科学部短期兼聘。研究方向集中在集成电路设计自动化前端工具的核心研发，逻辑综合工具已在开源平台开源。先后负责国家自然科学基金、省市科技项目、企事业单位委托的横向课题多项。在 IEEE Trans 等期刊和国际会议发表论文 20 余篇，获得中国授权发明专利 10 项。

摘要：EDA 工具是关乎产品设计成本、设计周期和市场竞争力的关键因素，其效率和创新关系到整个 IC 产业的发展。针对后 CMOS 时代的新器件不断涌现而相应 EDA 工具缺乏，而主流 CMOS 工艺 EDA 工具因芯片设计复杂性需要推进这一问题，区别于 CMOS 设计常见的 NAND/NOR 等传统布尔逻辑，报告将介绍多数逻辑代数理论及其逻辑综合方法。新方法已应用于 FPGA 查找表映射、纳米电路设计、量子电路映射等多个问题，相关算法和工具已开源。

芯来科技引领 RISC-V 国内的产业化落地



简介：胡振波，芯来科技创始人 and CEO，国内第一个 RISC-V 开源处理器蜂鸟 E203 作者，也是全球第一本和第二本 RISC-V 中文书籍《手把手教你设计 CPU- RISC-V 处理器》以及《RISC-V 架构与嵌入式开发快速入门》作者。上海交通大学微电子学硕士，电子工程学士。业界 10 年以上 CPU 设计经验，曾任 Synopsys（新思科技）ARC 处理器内核研发经理，Marvel（美满电子） ARM CPU 高级设计师。

摘要：介绍 RISC-V 指令集架构产生的背景和特点，以及芯来科技在引领 RISC-V 在国内产业化落地的愿景，也介绍芯来针对 AIoT 开发的低功耗处理器 IP N200 系列和更多的其他产品规划。同时探讨国产 RISC-V 处理器技术产业化之路的机遇和挑战。

以开放工具链构建开源 SoC 设计方法学



简介：马立伟，2001 年于上海交通大学获信息与控制工学学士学位，2007 年于清华大学获电子工学博士学位；2007-2009 年于 Synopsys 任高级研究员；2009-2011 年于中国科学院微电子研究所任副研究员；2011-2017 年于英特尔中国研究院任资深研究员；2017-2019 年于比特大陆任产品市场经理；2019 年至今于赛昉中国任 CPU 研发部总监。马立伟发表学术论文 10 余篇，持有国际专利（申请）20 项，涵盖处理器设计、功耗模型、深度学习、机器视觉等多个领域。

摘要：人工智能第二阶段的新需求催生了大量小市场 SoC 设计规格，然而由于摩尔定律逐渐终结，依赖工艺进步的传统技术途径逐渐失效。这要以开放工具链构建开源



SoC 设计方法学来弥补这个新的技术缺口。Sifive 在开源 Rocket-Chip 的基础上，将进一步开放 SoC 设计工具链，以 Chisel、Diplomacy TileLink、Wit、Wake、DuH 等工具为核心，构建 IP 自由互联的 SoC 设计方法学。Chisel、Firrtl 等新兴电路设计语言为开源 EDA 工具链提供了广阔的研究新舞台，电路设计、验证、系统集成、综合、物理设计等各个层面都面临新的发展机遇。在开放 EDA 工具链条上，Sifive 和学术界有广阔的合作前景。

敏捷开发实践与开源 EDA 工具链



简介：解壁伟，2018 年博士毕业于中国科学院计算技术研究所，后留所任助理研究员。研究兴趣为 EDA 算法，面向高性能的体系结构设计，高性能计算等，曾在 CGO 等会议发表文章。CCF 会员。

摘要：该报告将首先介绍现有的敏捷开发及开源 EDA 工具，并从案例出发讲述敏捷开发在实际项目中对芯片开发效率的提升效果。此外，该报告还将从可用性、易用性和性能等方面分析现有开源 EDA 工具的现状，及其面临的问题和挑战。

Panel 2: RISC-V 开源生态对开源 EDA 和其他开源 IP 的需求

主持：罗国杰

嘉宾：马立伟、胡振波、储著飞、解壁伟（按姓氏笔画排序）



Forum 6: AI 与 EDA 论坛

2019 年 8 月 17 日, 9:00-12:00

二层 95 会议室

论坛主席	杨帆 复旦大学, yangfan@fudan.edu.cn		
论坛简介	AI 在机器视觉、语音识别、自动驾驶、金融等领域获得了成功应用。近年来, AI 包括机器学习方法也逐渐在 EDA 的众多领域应用。未来, AI 可能在 EDA 领域发挥更大的作用, 进一步提升集成电路设计的自动化水平。本论坛中, 我们邀请了业界和学术界的专家和学者, 从集成电路设计、EDA 算法研究、EDA 软件开发等不同的视角和维度, 探讨 EDA 中 AI 的潜在应用领域及应用思路。本论坛我们邀请到了华大九天、香港中文大学、清华大学、北京大学等业界和学术界的多位专家展开技术交流, 欢迎各位参加。		
时 间	报告题目	讲者	单位
9:00-9:05	AI 与 EDA 论坛介绍	杨 帆	复旦大学
9:05-9:30	EDAI-机器学习在 EDA 领域的应用和研究	杨 柳 产品总监	华大九天软件有限公司
9:30-9:55	EDA 中的主动学习和图学习问题	余 备 助理教授	香港中文大学
9:55-10:20	电容提取场求解器与供电网络仿真中的 AI 方法	喻文健 副教授	清华大学
10:20-10:50	茶歇		
10:50-11:10	基于机器学习的集成电路后端设计及加速	林亦波 研究员	北京大学
11:10-12:00	Panel: AI 会如何改变 EDA?		



报告介绍

EDAI-机器学习在 EDA 领域的应用和研究



简介: 杨柳, 清华大学博士, 华大九天软件有限公司产品总监。二十年的 EDA 从业经验, 主要从事电路仿真、高性能计算、机器学习方面的研究和开发。

摘要: 机器学习正在逐步影响 EDA 行业, 通过用 EDA 工具来对普遍的问题建议解决方案, 能够为设计团队减少数周甚至数月的艰难工作, 从而大大的降低设计成本。使用机器学习技术也将扩大 EDA 工具的潜在市场, 为更多公司设计出更多的芯片, 甚至是全新的设计, 打开了新世界的大门。本文主要介绍了华大九天在将 AI 技术应用于 EDA 产品的探索、研究和计划。

EDA 中的主动学习和图学习问题



简介: 余备, 香港中文大学, 助理教授。博士毕业于德克萨斯大学奥斯汀, 研究方向为机器学习理论和及其在集成电路设计自动化中的应用。目前担任 TC-CPS 新闻刊主编和 MLCAD 程序委员会主席, 并且是 DAC, ICCAD, DATE, ASPDAC, ISPD 等相关国际会议的程序委员会委员。在 DAC/ ICCAD/ ASPDAC/ ISPD 获得过九次最佳论文奖或最佳论文提名, 以及多次 ICCAD/ISPD 竞赛奖。已在相关研究领域发表近 40 篇重要国际期刊论文和 70 余篇重要国际会议论文。

摘要: 机器学习是一种强大的技术用于从大数据中获取知识, 提供预测和模型。由于超大规模集成电路设计具有极高的复杂度和海量数据, 因此近年来机器学习被用于加速设计收敛。在这个讲座中, 我们关注机器学习在芯片设计中的一些关键技术和最新发展。我们也提供了两个应用实例: 基于主动学习的帕雷托曲线学习和基于图学习的测试点插入。

电容提取场求解器与供电网络仿真中的 AI 方法



简介: 喻文健, 清华大学计算机系长聘副教授、博士生导师, 国家优秀青年科学基金获得者。研究方向包括集成电路物理仿真 EDA 算法、高性能数值计算、大数据分析机器学习等。在 IEEE Trans. CAD, IEEE Trans. MTT, SIAM Jour. Matrix Ana, IJCAI, DAC, ICCAD, DATE 等国际知名期刊和会议上发表论文近百篇, 2014 年在 Springer 公司出版了世界上有关 IC 寄生参数提取的首部专著。曾获教育部自然科学奖二等奖、清华大学科研成果推广应用效益奖, 欧洲设计自动化与测试大会 DATE 最佳论文奖, 2016 年度“知社学术圈”中国新锐科技人物突出贡献奖。目前担任国际期刊 IEEE Trans. CAD 和 Integration, the VLSI Journal 的副编辑, 现担任国际会议 ASP-DAC 指导委员会成员、CSTIC 大会 EDA 分会主席、ASP-DAC 技术委员会分会主席, 以及 IJCAI、AAAI、DATE、ICCD 等国际会议的程序委员。

摘要: 超大规模集成电路设计中, 互连寄生电容提取与供电网络分析是两个典型的大规模数值仿真问题。随着电路设计规模增大、工艺日趋复杂、设计裕量减小, 迫切需要高度准确且能处理大规模结构的电容场求解器与供电网络方程解法。在报告中, 将分别介绍基于随机行走的三维电容场求解器技术和基于区域分解的大规模供电网络分析技术, 重点讨论其中所用到的 AI 方法及其带来的好处, 以及一些最新的探索与思考。具体内容包

括: 电容场求解器中所用到的马尔科夫过程、大规模结构空间管理中的 α - β 剪枝, 供电网络分析中的最优稀疏矩阵排序问题以及基于监督学习和 A*搜索的解法。

基于机器学习的集成电路后端设计及加速



简介: 林亦波, 北京大学高效计算与应用中心助理教授, 特聘研究员。2013 年毕业于上海交通大学微电子系, 获得理学学士学位。此后分别于 2017 年和 2018 年在美国德克萨斯大学奥斯汀分校电子与计算机工程系获得硕士和博士学位, 并留校担任博士后。2019 年 6 月加入北京大学信息科学技术学院。他曾获 2019 年设计自动化大会 (DAC)、2018 年 Integration 期刊、2016 年 SPIE Advanced Lithography 会议的最佳论文奖。他目前的研究兴趣包括基于机器学习的设计自动化算法以及 GPU/FPGA 加速。



摘要：芯片设计需要经过复杂而繁琐的设计步骤。由于不同步骤之间的相互依赖，设计流程需要反复迭代才能收敛到较好的结果。这种迭代式的流程导致了冗长的设计周期，大幅增加了开发成本。近年来人工智能的发展促进了机器学习相关的算法和软硬件等方面的突破，也为芯片设计带来了新的机遇。本报告将以后端步骤中的物理设计和可制造性优化为切入点，介绍机器学习如何加速芯片设计流程中的关键步骤，提高产品研发效率。

Panel: AI 会如何改变 EDA?

主持：杨帆（复旦大学）

嘉宾：余备、林亦波、杨柳、喻文健（按姓氏笔画排序）

摘要：AI 在机器视觉、语音识别、自动驾驶、金融等领域获得了成功应用。在 EDA 的某些特定领域，AI 也取得了很好的应用效果。但 EDA 领域的 AI 应用仍然面临的很多挑战，如训练数据来源、AI 算法的适用性等？AI 能否从根本上改变 EDA？能否在更广泛的领域获得应用？在传统的领域如高层次综合、逻辑综合、电路仿真、物理设计、时序分析、逻辑仿真、参数提取等领域，能否带来新的改变？围绕这个论题各位专家将展开深入讨论。





Forum 7: AI 加速论坛

8 月 17 日 9:00 - 9:40

二层 91 会议室

论坛主席	周平强 上海科技大学		
时 间	报告题目	讲者	单位
9:00 - 9:40	Reconfigurable Computing and AI Chips	尹首一 教 授	清华大学
9:40 - 10:20	可定制计算生态与全栈人才培养	陆佳华	Xilinx
10:20 - 10:40	茶歇		
10:40-10:50	DAC SDC 比赛情况简介	周平强 教 授	上海科技大学
10:50-11:00	DAC SDC 获奖队伍报告	FPGA 团队	西安交通大学
11:00-11:10	DAC SDC 获奖队伍报告	GPU 团队	浙江大学与上海科技大学
11:10-11:20	DAC SDC 获奖队伍报告	GPU 团队	清华大学与清微智能
11:20-12:00	所有参赛队伍做设计展示		



报告介绍

Reconfigurable Computing and AI Chips



简介: 尹首一, 博士, 清华大学教授, 微纳电子系副主任、微电子学研究所副所长, 中国电子学会电子设计自动化专委会秘书长。研究方向为可重构计算、低功耗设计、人工智能芯片设计。已发表学术论文 200 余篇, 包括 IEEE JSSC、TPDS、TCSVT、TVLSI、TCAS-I/II 和 ACM/IEEE ISCA、ISSCC、VLSI、DAC、CICC 等集成电路和体系结构领域权威期刊和学术会议。获授权国家发明专利 50 余项。出版《可重构计算》专著 1 部。曾获国家技术发明二等奖、中国发明专利金奖、教育部技术发明一等奖、江西省科技进步二等奖、中国电子学会优秀科技工作者奖、中国电子信息领域优秀科技论文奖。领衔设计了 Thinker 系列人工智能芯片, 获得“2017 国际低功耗电子与设计学术大

会”Design Contest Award。现任集成电路领域国际会议 IEEE DAC、ICCAD、DATE、ASPDAC 和 A-SSCC 的技术委员会委员, 国际期刊《ACM Transactions on Reconfigurable Technology and Systems》及《Integration, the VLSI Journal》副主编和《Journal of Low Power Electronics》编委。

摘要: With the rapid development of information technology, the emerging applications, especially artificial intelligence (AI), bring severe challenges to both energy efficiency and flexibility of computing chips. The traditional computing chips with software programming (such as CPU) or hardware programming (such as FPGA) are difficult to meet the requirements of high energy efficiency. Application Specific Integrated Circuit (ASIC) has high energy efficiency, but the poor flexibility restricts its application under the pressure of high cost of <10nm process technology. Coarse-grained reconfigurable computing is a promising solution which combines high energy-efficiency of hardwired logics and high flexibility of software programming. In this talk, a survey of basic ideas and recent techniques of coarse-grained reconfigurable architecture (CGRA) is presented. A preliminary analysis of the current challenges and future trends of AI processors are introduced to understand the system constraints, and translate them into design specifications. Then several practical reconfigurable processors are presented to demonstrate the potential and benefits of CGRA. As particularly important case, low-power neural networks processors are discussed by highlighting “reconfigurability” that are enabling recent very rapid improvements in energy efficiency.

可定制计算生态与全栈人才培养



简介: 陆佳华 现任 Xilinx 公司 学术与创新生态高级经理, 负责 Xilinx 公司在亚太区学术合作, 前沿技术初创孵化, 开源社区生态等工作。陆佳华先生撰写了全球第一本 NetFPGA 使用指南, 以及第一本 Zynq 开发者实战指南。同时在 Xilinx 的创新生态中, 已经涌现出了以深鉴科技为代表的, 具有自主创新技术的系列高科技初创企业。陆佳华同时还兼任中国计算机学会体系结构专委会常务委员, 信息技术新工科产学研联盟-可定制计算人才培养工作委员会 秘书长等社会职务。

摘要: 在 5G, 人工智能, 云计算, 边缘计算等新兴技术发展的背景下, 信息技术中 IT (互联网), CT (电信), OT (自动化) 的正在逐步实现融合, 同时也催生了新的计算机体系结构需求。在这一背景下, 面向特定应用的加速器以及可定制计算越来越受到学术界和工业界的关注。同时面向这些系统的开发对人才的技术背景要求有更高, 如何能培养软硬兼施, 既了解应用背景, 又懂系统架构, 还需精于底层优化的全栈人才是目前学术界和产业界的迫切需求。本报告将从生态的角度, 以 Xilinx 实践为例进行分享。





启迪清云
—TUSTSINGYUN—

致力于推动 中国智慧绿色能源产业发展

绿色能源服务



冷热电三联供



智慧能源托管服务



分布式光伏



分散式风电

专注于分布式绿色能源的开发、投资、建设和运营，为集团客户、政府园区等提供绿色能源服务。业务覆盖北京、江苏、河北、云南、内蒙古、山东、河南、山西、辽宁、陕西等主要省市。

智慧风电系统



致力于打造智慧风电产品，提供涵盖风电场开发、投资、风电场设计、工程建设、调试运维服务的定制化、智能化风电场建设整体解决方案

综合能源服务



综合服务包括投资、工程、运营等服务

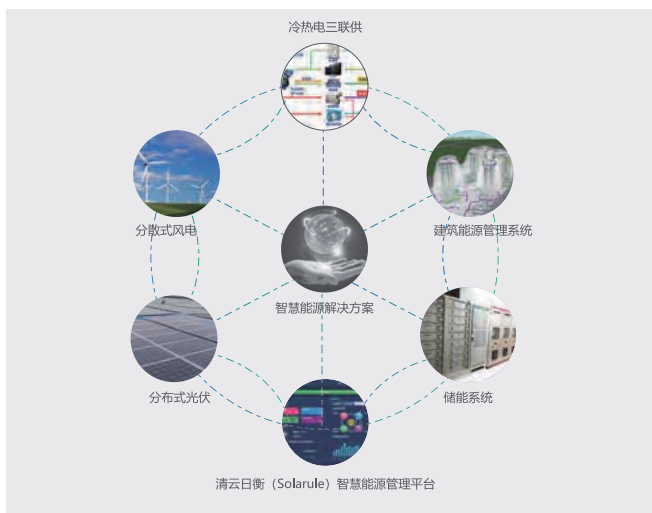


综合能源涵盖多种能源包括电力、燃气、冷热等

综合
能源

智慧能源解决方案

- 以微电网为核心，应用清云日衡（Solarule）智慧能源管理平台，为客户提供智慧能源综合解决方案。
- 通过分析电力运行数据、负荷曲线、电能报表，实现削峰填谷、无功补偿、需量预测、需求响应，并通过建筑节能改造，提升能源利用效率，降低综合用能成本。



园区/城市级能源互联网

- 搭建区域微能网
- 优化配电网发用电资源
- 实现电力优化配置降低供电成本



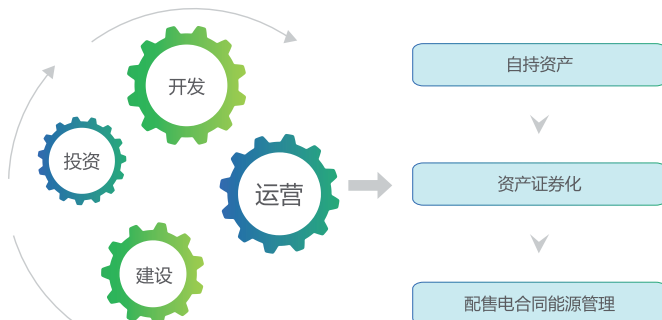
智慧能源托管

- 解决大型建筑用能系统能耗浪费问题，深入挖掘节能空间
- 运用自主开发的EcoPM建筑云能源管理系统，智能化改变节能策略，精确计算节能数据，准确评估节能效果，实时监测节能设备，深度挖掘节能空间
- 为客户提供全面、智能、高效的能源托管服务，让生产更节能



绿色资产投资运营

1GW 光伏、风电总装机规模突破	3.2GW 储备新增光伏、风电、综合能源项目	1GW 清云日衡(Solarule) 铺装突破	100万m² EcoPM应用管理建筑
----------------------------	----------------------------------	-----------------------------------	------------------------------



摩尔精英·一站式专业半导体服务平台

重构半导体基础设施，让中国没有难做的芯片
Make IC Design Easy & Efficient



芯片设计服务

Turnkey · NRE
专业咨询/驻场

供应链运营服务



流片 · 封装
测试 · IP共享云



人才服务

招聘 · 培训
媒体 · 社交

企业服务



IT/CAD
投融资 · 知识产权



联系我们: info@MooreElite.com
更多信息请访问: www.MooreElite.com



关注摩尔精英
了解更多资讯



一扇窗看西山，一扇窗看未来

中关村集成电路设计园 (IC PARK)诞生于国家集成电路战略，是致力于打造IC产业生态的综合创新产业园区。



○ 抢占科创C位少量席位——中国芯硅谷

IC PARK位于海淀北部中关村创新中心区——北清路前沿科创发展轴核心，区域内拥有北京最大的“高精尖”产业集群。



○ 星巴克、汉堡王——区域中心级商业

2万平米丰盛商业、生活配套，包含精品商街、图书馆、邮局等大型业态，一站式满足商务办公之外的24小时配套需求。



○ 北京首个专业IC科创平台——IC科创中心

中关村集成电路科技馆、IC国际会议中心、芯创空间（孵化器）、IC联合办公空间四位一体，全面构建企业多维生态运营平台。



○ 全生命周期产业生态——IC生态圈

四大生态圈+十一大产业功能服务平台，形成聚合集成电路上下游的一体化生态圈模式，全景式赋能IC产业。



—— IC生态圈 · 赋能中国芯 ——



☎ 010-6245 5666

投资商：中关村发展集团

首创置业

📍 北京市海淀区丰豪东路9号院

开发商：北京中关村集成电路设计园发展有限责任公司

